

24. 3. 2004

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

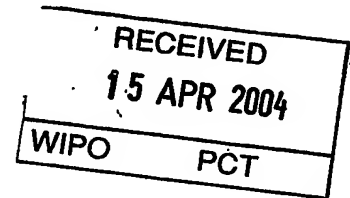
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日            2 0 0 3 年   4 月   4 日  
Date of Application:

出 願 番 号            特 願 2 0 0 3 - 1 0 1 6 9 1  
Application Number:  
[ST. 10/C]:            [ J P 2 0 0 3 - 1 0 1 6 9 1 ]

出      願      人            日 本 電 気 株 式 有 限 公 司  
Applicant(s):

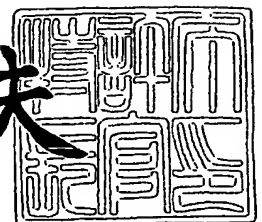


PRIORITY DOCUMENT  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH  
RULE 17.1(a) OR (b)

2 0 0 4 年   2 月 2 0 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 35600268

【提出日】 平成15年 4月 4日

【あて先】 特許庁長官殿

【国際特許分類】 H03H 7/09

【発明者】

    【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

    【氏名】 遠矢 弘和

【特許出願人】

    【識別番号】 000004237

    【氏名又は名称】 日本電気株式会社

【代理人】

    【識別番号】 100084250

    【弁理士】

    【氏名又は名称】 丸山 隆夫

    【電話番号】 03-3590-8902

【手数料の表示】

    【予納台帳番号】 007250

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1

    【包括委任状番号】 9303564

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 広帯域回路

【特許請求の範囲】

【請求項 1】 信号伝送用導体と接地導体とこれらの導体の間に介在する誘電体とを含む伝送線路を介して回路素子が接続された広帯域回路であって、

一対の導体が対向した四端子の線路構造で、いずれの端子に接続される導電体よりもインピーダンスが低く、線路の長さのおよそ 4 倍よりも波長が短い電磁波の周波数帯域を対象周波数帯域とする線路素子が前記伝送線路に挿入され、前記対象周波数帯域の電磁波に対する低インピーダンス素子として用いられたことを特徴とする広帯域回路。

【請求項 2】 前記線路素子が挿入された前記伝送線路によって、信号電磁波を出力する信号源と入力された信号に応じて作動する受動素子とが接続された広帯域回路であって、

前記伝送線路に挿入された線路素子は、前記信号電磁波のスペクトルの少なくとも一部を前記対象周波数帯域に含み、

前記線路素子の一対の導体の一方は、一端が前記信号源の出力端子に、他端が前記受動素子の入力端子にそれぞれ接続され、他方は両端ともグランドに接続されたことを特徴とする請求項 1 記載の広帯域回路。

【請求項 3】 前記信号源と前記線路素子とが前記対象周波数帯域においてリアクタンス成分を主として有する素子を介して接続されたことを特徴とする請求項 2 記載の広帯域回路。

【請求項 4】 前記信号源と前記線路素子とが抵抗を介して接続されたことを特徴とする請求項 2 記載の広帯域回路。

【請求項 5】 前記信号源から前記線路素子まで伝搬した信号電磁波のうち、

前記線路素子の対象周波数帯域内の周波数成分は、前記線路素子によって反射され、

前記線路素子の対象周波数帯域外の周波数成分は、前記線路素子を介して前記受動素子側に伝搬し、

直流成分は、前記線路素子の一对の導体のうち前記信号源及び前記受動素子に接続された一方を介して前記受動素子側に透過することを特徴とする請求項 2 から 4 のいずれか 1 項記載の広帯域回路。

【請求項 6】 前記線路素子が挿入された前記伝送線路によって、信号電磁波を出力する信号源と入力された信号に応じて作動する受動素子とが接続された広帯域回路であって、

前記伝送線路に挿入された線路素子は、前記信号電磁波のスペクトルの少なくとも一部を前記対象周波数帯域に含み、

前記線路素子の一对の導体の一方は、一端が前記信号源の出力端子に接続されるとともに他端が電氣的に開放され、他方は前記受動素子側の端が該受動素子の入力端子に接続されるとともに、少なくとも一端が前記対象周波数帯域においてリアクタンス成分を主として有する素子を介してグランドに接続されたことを特徴とする請求項 1 記載の広帯域回路。

【請求項 7】 前記線路素子が挿入された前記伝送線路によって、信号電磁波を出力する信号源と入力された信号に応じて作動する受動素子とが接続された広帯域回路であって、

前記伝送線路に挿入された線路素子は、前記信号電磁波のスペクトルの少なくとも一部を前記対象周波数帯域に含み、

前記線路素子の一对の導体の一方は、一端が前記信号源の出力端子に接続されるとともに他端は電氣的に開放され、他方は前記受動素子側の端が該受動素子の入力端子に接続されるとともに、少なくとも一端が抵抗を介してグランドに接続されたことを特徴とする請求項 1 記載の広帯域回路。

【請求項 8】 前記信号源から前記線路素子まで伝搬した信号電磁波のうち

前記線路素子の対象周波数帯域内の周波数成分は、該線路素子の一对の導体のうち前記受動素子の入力端子に接続された一方とグランドとを含む線路を介して前記受動素子側に伝搬し、

前記線路素子の対象周波数帯域外の周波数成分は、該線路素子内に侵入して減衰することを特徴とする請求項 6 又は 7 記載の広帯域回路。



【請求項 9】 第 1 及び第 2 の前記線路素子が挿入された前記伝送線路によって、信号電磁波を出力する信号源と入力された信号に応じて作動する受動素子とが接続された広帯域回路であって、

前記第 1 及び第 2 の線路素子は、前記信号電磁波のスペクトルの少なくとも一部を各々の前記対象周波数帯域にそれぞれ含み、

前記第 1 の線路素子の一对の導体の一方は、一端が前記信号源の出力端子に接続されるとともに他端が電氣的に開放され、他方は前記信号源と反対側の端が前記第 2 の線路素子の一对の導体の一方に接続されるとともに、少なくとも一端が該第 1 の線路素子の対象周波数帯域においてリアクタンス成分を主として有する素子又は抵抗を介してグランドに接続され、

前記第 2 の線路素子の一对の導体のうち一端が前記第 1 の線路素子と接続された一方は、他端が前記受動素子の入力端子に接続され、他方は両端ともグランドに接続されたことを特徴とする請求項 1 記載の広帯域回路。

【請求項 10】 前記第 1 の線路素子と前記第 2 の線路素子とが、該第 2 の線路素子の対象周波数帯域においてリアクタンス成分を主として有する素子又は抵抗を介して接続されたことを特徴とする請求項 7 記載の広帯域回路。

【請求項 11】 前記信号源から前記第 1 の線路素子まで伝搬した信号電磁波のうち、

前記第 1 の線路素子の対象周波数帯域内の周波数成分は、該第 1 の線路素子の一对の導体のうち前記第 2 の線路素子の導体と接続された一方とグランドとを含む線路を介して前記第 2 の線路素子側に伝搬し、

前記第 1 の線路素子の対象周波数帯域外の周波数成分は、該線路素子内に侵入して減衰し、

前記第 2 の線路素子まで伝搬した信号電磁波のうち、

該第 2 の線路素子の対象周波数帯域内の周波数成分は、該第 2 の線路素子によって反射され、

該第 2 の線路素子の対象周波数帯域外の周波数成分は、前記第 2 の線路素子を介して前記受動素子側に伝搬することを特徴とする請求項 9 又は 10 記載の広帯域回路。

【請求項 1 2】 第 1 及び第 2 の前記線路素子が挿入された前記伝送線路によって、信号電磁波を出力する信号源と入力された信号に応じて作動する受動素子とが接続された広帯域回路であって、

前記第 1 及び第 2 の線路素子は、前記信号電磁波のスペクトルの少なくとも一部を各々の前記対象周波数帯域にそれぞれ含み、

前記第 1 の線路素子の一对の導体の一方は、一端が前記信号源の出力端子に、他端が前記第 2 の線路素子の一对の導体の一方にそれぞれ接続され、他方は両端ともグランドに接続され、

前記第 2 の線路素子の一对の導体のうち一端が前記第 1 の線路素子と接続された一方は、他端が電氣的に開放され、他方は前記受動素子側の端が該受動素子の入力端子に接続されるとともに、少なくとも一端が該第 2 の線路素子の対象周波数帯域においてリアクタンス成分を主として有する素子又は抵抗を介してグランドに接続されたことを特徴とする請求項 1 記載の広帯域回路。

【請求項 1 3】 前記信号源から前記第 1 の線路素子まで伝搬した信号電磁波のうち、

前記第 1 の線路素子の対象周波数帯域内の周波数成分は、該第 1 の線路素子によって反射され、

前記第 1 の線路素子の対象周波数帯域外の周波数成分は、該第 1 の線路素子を介して前記第 2 の線路素子側に伝搬し、

前記第 2 の線路素子まで伝搬した信号電磁波のうち、

前記第 2 の線路素子の対象周波数帯域内の周波数成分は、該第 2 の線路素子の一对の導体のうち前記受動素子の入力端子に接続された一方とグランドとを含む線路を介して前記受動素子側に伝搬し、

前記第 2 の線路素子の対象周波数帯域外の周波数成分は、該第 2 の線路素子内に侵入して減衰することを特徴とする請求項 1 2 記載の広帯域回路。

【請求項 1 4】 第 1 及び第 2 の前記線路素子が挿入された前記伝送線路によって、信号電磁波を出力する信号源と入力された信号に応じて作動する受動素子とが接続された広帯域回路であって、

前記第 1 及び第 2 の線路素子は、前記信号電磁波のスペクトルの少なくとも一

部を各々の前記対象周波数帯域にそれぞれ含み、

前記第 1 の線路素子の一对の導体の一方は、一端が前記信号源の出力端子に、他端が前記受動素子の入力端子にそれぞれ接続され、他方は両端ともグラウンドに接続され、

前記第 2 の線路素子の一对の導体の一方は、一端が前記信号源の出力端子に接続されるとともに他端が電氣的に開放され、他方は前記受動素子側の端が該受動素子の入力端子に接続されるとともに、少なくとも一端が該第 2 の線路素子の対象周波数帯域においてリアクタンス成分を主として有する素子又は抵抗を介してグラウンドに接続されたことを特徴とする請求項 1 記載の広帯域回路。

【請求項 15】 前記信号源から前記第 1 の線路素子まで伝搬した信号電磁波のうち、

前記第 1 の線路素子の対象周波数帯域内の周波数成分は、該第 1 の線路素子の一对の導体のうち前記受動素子の入力端子に接続された一方とグラウンドとを含む線路を介して前記受動素子側に伝搬し、

前記第 1 の線路素子の対象周波数帯域外の周波数成分は、該第 1 の線路素子内に侵入して減衰し、

前記信号源から前記第 2 の線路素子まで伝搬した信号電磁波のうち、

前記第 2 の線路素子の対象周波数帯域内の周波数成分は、該第 2 の線路素子によって反射され、

前記第 2 の線路素子の対象周波数帯域外の周波数成分は、該第 2 の線路素子を介して前記受動素子側に透過することを特徴とする請求項 14 記載の広帯域回路。

【請求項 16】 前記信号源と前記第 1 の線路素子とが、該第 1 の線路素子の対象周波数帯域においてリアクタンス成分を主として有する素子又は抵抗を介して接続されたことを特徴とする請求項 12 から 15 のいずれか 1 項記載の広帯域回路。

【請求項 17】 前記線路素子が挿入された前記伝送線路によって、信号電磁波を出力する信号源と入力された信号に応じて作動する受動素子とが接続された広帯域回路であって、

前記伝送線路に挿入された線路素子は、前記信号電磁波のスペクトルを前記対象周波数帯域に含み、

前記線路素子の一对の導体の一方は、一端が前記信号源の出力端子に他端が前記受動素子の入力端子にそれぞれ接続され、他方は少なくとも一端が終端抵抗を介してグラウンドに接続されたことを特徴とする請求項 1 記載の広帯域回路。

【請求項 18】 前記信号源から前記線路素子まで伝搬した信号電磁波のうち、

前記線路素子の対象周波数帯域内の周波数成分は、該線路素子の一对の導体のうち前記信号源及び前記受動素子に接続された一方とグラウンドとを含む線路を介して前記受動素子側に伝搬し、

前記線路素子の対象周波数帯域外の周波数成分は、該線路素子を介して前記受動素子側に伝搬し、

直流成分は、前記線路素子の一对の導体のうち前記信号源及び前記受動素子に接続された一方を介して前記受動素子側に透過することを特徴とする請求項 17 記載の広帯域回路。

【請求項 19】 第 1 の前記線路素子が挿入された前記伝送線路によって、信号電磁波を出力する信号源と入力された信号に応じて作動する受動素子とが接続され、前記信号源に電力を供給する電力源と前記第 1 の線路素子とが第 2 の線路素子を介して接続された広帯域回路であって、

前記第 1 及び第 2 の線路素子は、前記信号電磁波のスペクトルを前記対象周波数帯域に含み、

前記第 1 の線路素子の一对の導体の一方は、一端が信号源の出力端子に他端が受動素子の入力端子にそれぞれ接続され、他方は少なくとも一端が、終端抵抗を介して前記第 2 の線路素子に接続され、

前記第 2 の線路素子の一对の導体の一方は、一端が前記終端抵抗を介して前記第 1 の線路素子に接続され、他端が前記電力源に接続され、他方は両端ともグラウンドに接続されたことを特徴とする請求項 1 記載の広帯域回路。

【請求項 20】 前記信号源から前記第 1 の線路素子まで伝搬した信号電磁波のうち、

前記第 1 の線路素子の対象周波数帯域内の周波数成分は、該第 1 の線路素子の  
一対の導体のうち前記信号源及び前記受動素子に接続された一方とグランドとを  
含む線路を介して前記受動素子側に伝搬し、

前記第 1 の線路素子の対象周波数帯域外の周波数成分は、該第 1 の線路素子を  
介して前記受動素子側に伝搬し、

直流成分は、前記第 1 の線路素子の一対の導体のうち前記信号源及び前記受動  
素子に接続された一方を介して前記受動素子側に透過することを特徴とする請求  
項 19 記載の広帯域回路。

【請求項 21】 前記終端抵抗は、該終端抵抗が接続されていない前記線路  
素子の導体の該終端抵抗が接続された側の端に接続される信号伝送用導体と等し  
い抵抗値を備えることを特徴とする請求項 17 から 20 のいずれか 1 項記載の広  
帯域回路。

【請求項 22】 前記信号源と、該信号源に電力を供給する電力源とを接続  
する電力供給線路に前記線路素子がさらに配置され、

前記電力供給線路に配置された前記線路素子の前記一対の導体の一方は、一端  
が前記信号源の電力端子に、他端が電力源に接続され、他方は両端ともグランド  
に接続されたことを特徴とする請求項 17 から 21 のいずれか 1 項記載の広帯域  
回路。

【請求項 23】 前記信号伝送用導体が配線パターンとして、前記接地導体  
がグランドプレーン及び該グランドプレーンに接続された配線パターンとして形  
成されたプリント基板上に、前記信号源及び前記受動素子が実装され、

該プリント基板に実装された前記線路素子は、前記一対の導体それぞれの少な  
くとも一端が前記信号伝送用導体及び前記接地導体の配線パターンに各々接続さ  
れて、前記伝送線路に挿入されたことを特徴とする請求項 2 から 22 のいずれか  
1 項記載の広帯域回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、広い周波数帯域に亘って所望の回路特性が得られる広帯域回路に関

し、特に、少ない回路素子数で所望の広帯域回路特性が安定して得られ、且つ容易に回路設計が可能な広帯域回路に関する。

#### 【0002】

##### 【従来の技術】

コンデンサ、コイル、抵抗などの素子を組み合わせて構成されたパッシブ交流回路においては、これらの素子の特性は、素子の両端にかかる電圧を  $V$ 、素子を通る電流を  $I$  としたときに、

$$V = Z \cdot I$$

という関係を満たすインピーダンス  $Z$  を用いて表される。

#### 【0003】

例えば、周波数  $f$  ( $= \omega / 2\pi$  ( $\pi$  は円周率)) の交流電流が静電容量  $C$  のコンデンサを通る場合、コンデンサのインピーダンスは  $1 / j\omega C$  として表される。同様に、インダクタンス  $L$  を有するコイルのインピーダンスは、 $j\omega L$  として表される。なお、抵抗のインピーダンスは周波数依存性を持たない抵抗値  $R$  として扱われる。

#### 【0004】

このように、コンデンサやコイルに交流電流が流れる場合、これらの素子のインピーダンスは交流電流の周波数に比例する  $\omega$  を含む値となり、コンデンサの特性は交流電流の周波数に反比例する値として、コイルの特性は交流電流の周波数に比例する値として表されることとなる。

#### 【0005】

コンデンサを用いたパッシブ交流回路は、周波数が高くなるほどインピーダンスが下がるという特性（キャパシタンス特性）を利用し、コンデンサを低インピーダンス素子として利用することで、所望の回路特性が得られるように設計されている。

#### 【0006】

しかし、上記のコンデンサの特性はあくまでも理想的な特性であり、実際のコンデンサは、図 37 (a) に示すように、コイルや抵抗が寄生素子として直列に接続された等価回路と同様の特性を示す。

## 【0007】

コンデンサとコイルとを含んだ帰還回路は、コンデンサのインピーダンスと寄生素子のコイルのリアクタンスとが一致する場合、すなわち  $1/j\omega C = j\omega L$  となる場合に共振を起こす。この周波数を共振周波数という。

## 【0008】

この場合の周波数とインピーダンスとの関係は図37(b)に示すようになり、寄生素子を含んだ等価回路は共振周波数までは周波数が高くなるにつれてインピーダンスも低くなっていき、共振周波数で最小となったのちは周波数が高くなるにつれてインピーダンスも増大するという特性を示す。

## 【0009】

このように、寄生素子を含んだ等価回路は共振周波数よりも高い周波数帯域においては、周波数が高くなるほど理想的なコンデンサの特性との相違が大きくなる。このため、コンデンサを用いたパッシブ交流回路は、共振周波数よりも高い周波数帯域においては回路の特性を損なってしまう。

## 【0010】

高周波帯域においても所望の回路特性を得るための従来技術として、特許文献1に開示される「高周波用電子回路及び高周波用電子回路へのチップ三端子コンデンサの実装構造」がある。

特許文献1に開示される発明は、チップ三端子コンデンサを低インピーダンス素子として用いることにより高周波帯域において所望の回路特性を得る発明である。

## 【0011】

## 【特許文献1】

特開 2001-015885 号公報

## 【0012】

## 【発明が解決しようとする課題】

図38に、特許文献1に開示される発明に適用されるチップ三端子コンデンサによるフィルタの等価回路を示す。また、図39にこの等価回路の透過特性を示す。このフィルタは、20MHz近傍という従来よりも高い周波数において80

d B という低い透過率が得られるものの、カットオフ波数以下の周波数帯域においては周波数が高くなるにつれて透過率が低くなり、カットオフ周波数において透過率が最小となり、カットオフ周波数以上の周波数帯域においては周波数が高くなるにつれて透過率が高くなるという性質は、コンデンサを用いた従来のフィルタ回路と何ら変わりがない。

#### 【0013】

すなわち、カットオフ周波数近傍では所望の回路特性が得られるものの、カットオフ周波数から外れると急激に透過率が上昇するため、カットオフ周波数から外れた周波数帯域においては十分なフィルタリング特性が得られなくなってしまう。

#### 【0014】

通信用アナログ信号などを処理する回路の場合には、信号波が狭い周波数帯域にのみ存在するため、信号波の近傍の周波数帯域においてのみ所望のフィルタ特性が得られれば良い。このため、上記チップ三端子フィルタを用いたフィルタ回路を適用することが可能である。

#### 【0015】

一方で、信号波が矩形となるデジタル回路においては、信号波のスペクトルは、基本波の高調波を含む極めて広い帯域に亘って分布している。よって、デジタル信号波の一部の周波数帯域成分のみを通過させる場合には、阻止したい周波数成分が広帯域のスペクトルとして存在することとなる。このため、高速デジタル信号を処理する回路に適用されるフィルタ回路は、電磁波を広帯域に亘って通過させる又は阻止するという特性を備えていなければならない。

#### 【0016】

特許文献 1 に開示される発明を適用したフィルタ回路では、寄生素子の影響によって所定周波数の近傍でしか所望のフィルタ特性が得られない。このため、電磁波を広帯域に亘って通過させる又は阻止するという特性を実現するためには、図 38 に示した構成にさらにコイルやコンデンサを組み合わせ高次のフィルタ回路として設計する必要がある。

#### 【0017】



しかし、実際にはコイルも図 40 (a) に示すように寄生素子が付加されている。換言すると、実際のコイルは、抵抗が直列に接続され、さらにコンデンサが並列に接続された等価回路と同様の特性を示す。

この等価回路における周波数とインピーダンスとの関係は図 40 (b) のようになり、周波数が高くなると理想的なコイルが示す特性とは大きく異なってしまう。このため、寄生素子の影響を補償するために付け加えたコイルやコンデンサ自体がいずれも寄生素子の影響を受け、高次の回路になるほど設計パラメータは複雑になる。よって、高次の回路は、各設計パラメータがどのように作用するかを理論的に体系づけることが困難なるため、回路設計が難しい。

#### 【0018】

さらに、設計パラメータが複雑に作用する高次の回路の場合は、使用環境の影響を回路が受けやすくなるため、回路特性の安定性や信頼性が損なわれやすくなる。例えば、回路基板上に形成したフィルタ回路が所望の特性を示していたとしても、その回路基板を筐体に配置した場合には所望の特性が得られなくなってしまうことがあり得る。

#### 【0019】

これらの問題のため、実際の回路設計はカット&トライの手法に頼らざるを得ず、設計をCAD化することは困難である。

#### 【0020】

このように、コンデンサを用いた従来技術による電子回路においては、広い周波数帯域を対象として回路本来の特性を得るために、複雑な回路設計を強いられるとともに、設計した回路の特性が不安定で信頼性に欠けるという問題があった。

#### 【0021】

本発明はかかる問題に鑑みてなされたものであり、少ない回路素子数で広い周波数帯域に亘って所望の回路特性が安定して得られ、且つ容易に回路設計が可能な広帯域回路を提供することを目的とする。

#### 【0022】

なお、広帯域回路の例としては、フィルタ回路（ローパスフィルタ、ハイパス

フィルタ、バンドパスフィルタ、バンドエリミネーションフィルタ等) や終端回路などを挙げることができる。これらの広帯域回路は、信号処理速度の高速化を鑑みて100MHz～10GHzを含む周波数帯域において所望の回路特性が得られることが好ましく、デジタル信号回路において汎用的に使用可能であることが好ましい。

### 【0023】

#### 【課題を解決するための手段】

上記目的を達成するため、本発明は、第1の態様として、信号伝送用導体と接地導体とこれらの導体の間に介在する誘電体とを有する伝送線路を介して回路素子が接続された広帯域回路であって、一对の導体が対向した四端子の線路構造で、いずれの端子に接続される導電体よりもインピーダンスが低く、線路の長さのおよそ4倍よりも波長が短い電磁波の周波数帯域を対象周波数帯域とする線路素子が伝送線路に挿入され、対象周波数帯域の電磁波に対する低インピーダンス素子として用いられたことを特徴とする広帯域回路を提供するものである。

### 【0024】

また、上記目的を達成するため、本発明は、第2の態様として、上記本発明の第1の態様に係る広帯域回路において、線路素子が挿入された伝送線路によって、信号電磁波を出力する信号源と入力された信号に応じて作動する受動素子とが接続された広帯域回路であって、伝送線路に挿入された線路素子は、信号電磁波のスペクトルの少なくとも一部を対象周波数帯域に含み、線路素子的一对の導体の一方は、一端が信号源の出力端子に、他端が受動素子の入力端子にそれぞれ接続され、他方は両端ともグランドに接続されたことを特徴とする広帯域回路を提供するものである。以上の構成においては、信号源と線路素子とが対象周波数帯域においてリアクタンス成分を主として有する素子を介して接続されること、又は信号源と線路素子とが抵抗を介して接続されることが好ましい。また、信号源から線路素子まで伝搬した信号電磁波のうち、線路素子の対象周波数帯域内の周波数成分は、線路素子によって反射され、線路素子の対象周波数帯域外の周波数成分は、線路素子を介して受動素子側に伝搬し、直流成分は、線路素子的一对の導体のうちの信号源及び受動素子に接続された一方を介して受動素子側に透過す

ることが好ましい。

#### 【0025】

また、上記目的を達成するため、本発明は、第3の態様として、上記第1の態様に係る広帯域回路において、線路素子が挿入された伝送線路によって、信号電磁波を出力する信号源と入力された信号に応じて作動する受動素子とが接続された広帯域回路であって、伝送線路に挿入された線路素子は、信号電磁波のスペクトルの少なくとも一部を対象周波数帯域に含み、線路素子の一对の導体の一方は、一端が信号源の出力端子に接続されるとともに他端が電氣的に開放され、他方は受動素子側の端が該受動素子の入力端子に接続されるとともに、少なくとも一端が対象周波数帯域においてリアクタンス成分を主として有する素子を介してグランドに接続されたことを特徴とする広帯域回路を提供するものである。

#### 【0026】

また、上記目的を達成するため、本発明は、第4の態様として、上記第1の態様に係る広帯域回路において、線路素子が挿入された伝送線路によって、信号電磁波を出力する信号源と入力された信号に応じて作動する受動素子とが接続された広帯域回路であって、伝送線路に挿入された線路素子は、信号電磁波のスペクトルの少なくとも一部を対象周波数帯域に含み、線路素子の一对の導体の一方は、一端が信号源の出力端子に接続されるとともに他端は電氣的に開放され、他方は受動素子側の端が該受動素子の入力端子に接続されるとともに、少なくとも一端が抵抗を介してグランドに接続されたことを特徴とする広帯域回路を提供するものである。

#### 【0027】

上記本発明の第3の態様又は第4の態様においては、信号源から線路素子まで伝搬した信号電磁波のうち、線路素子の対象周波数帯域内の周波数成分は、該線路素子の一对の導体のうち受動素子の入力端子に接続された一方とグランドとを含む線路を介して受動素子側に伝搬し、線路素子の対象周波数帯域外の周波数成分は、該線路素子内に侵入して減衰することが好ましい。

#### 【0028】

また、上記目的を達成するため、本発明は、第5の態様として、上記第1の態

様に係る広帯域回路において、第1及び第2の線路素子が挿入された伝送線路によって、信号電磁波を出力する信号源と入力された信号に応じて作動する受動素子とが接続された広帯域回路であって、第1及び第2の線路素子は、信号電磁波のスペクトルの少なくとも一部を各々の対象周波数帯域にそれぞれ含み、第1の線路素子の一对の導体の一方は、一端が信号源の出力端子に接続されるとともに他端が電氣的に開放され、他方は信号源と反対側の端が第2の線路素子の一对の導体の一方に接続されるとともに、少なくとも一端が第1の線路素子の対象周波数帯域においてリアクタンス成分を主として有する素子又は抵抗を介してグラウンドに接続され、第2の線路素子の一对の導体のうち一端が第1の線路素子と接続された一方は、他端が受動素子の入力端子に接続され、他方は両端ともグラウンドに接続されたことを特徴とする広帯域回路を提供するものである。以上の構成においては、第1の線路素子と第2の線路素子とが、第2の線路素子の対象周波数帯域においてリアクタンス成分を主として有する素子又は抵抗を介して接続されることが好ましい。また、信号源から第1の線路素子まで伝搬した信号電磁波のうち、第1の線路素子の対象周波数帯域内の周波数成分は、該第1の線路素子の一对の導体のうち第2の線路素子の導体と接続された一方とグラウンドとを含む線路を介して第2の線路素子側に伝搬し、第1の線路素子の対象周波数帯域外の周波数成分は、該線路素子内に侵入して減衰し、第2の線路素子まで伝搬した信号電磁波のうち、該第2の線路素子の対象周波数帯域内の周波数成分は、該第2の線路素子によって反射され、該第2の線路素子の対象周波数帯域外の周波数成分は、第2の線路素子を介して受動素子側に伝搬することが好ましい。

#### 【0029】

また、上記目的を達成するため、本発明は、第6の態様として、上記第1の態様に係る広帯域回路において、第1及び第2の線路素子が挿入された伝送線路によって、信号電磁波を出力する信号源と入力された信号に応じて作動する受動素子とが接続された広帯域回路であって、第1及び第2の線路素子は、信号電磁波のスペクトルの少なくとも一部を各々の対象周波数帯域にそれぞれ含み、第1の線路素子の一对の導体の一方は、一端が信号源の出力端子に、他端が第2の線路素子の一对の導体の一方にそれぞれ接続され、他方は両端ともグラウンドに接続さ

れ、第2の線路素子の一对の導体のうち一端が第1の線路素子と接続された一方は、他端が電氣的に開放され、他方は受動素子側の端が該受動素子の入力端子に接続されるとともに、少なくとも一端が第2の線路素子の対象周波数帯域においてリアクタンス成分を主として有する素子又は抵抗を介してグランドに接続されたことを特徴とする広帯域回路を提供するものである。以上の構成においては、信号源から第1の線路素子まで伝搬した信号電磁波のうち、第1の線路素子の対象周波数帯域内の周波数成分は、該第1の線路素子によって反射され、第1の線路素子の対象周波数帯域外の周波数成分は、該第1の線路素子を介して第2の線路素子側に伝搬し、第2の線路素子まで伝搬した信号電磁波のうち、第2の線路素子の対象周波数帯域内の周波数成分は、該第2の線路素子の一对の導体のうち受動素子の入力端子に接続された一方とグランドとを含む線路を介して受動素子側に伝搬し、第2の線路素子の対象周波数帯域外の周波数成分は、該第2の線路素子内に侵入して減衰することが好ましい。

#### 【0030】

また、上記目的を達成するため、本発明は、第7の態様として、上記第1の態様に係る広帯域回路において、第1及び第2の線路素子が挿入された伝送線路によって、信号電磁波を出力する信号源と入力された信号に応じて作動する受動素子とが接続された広帯域回路であって、第1及び第2の線路素子は、信号電磁波のスペクトルの少なくとも一部を各々の対象周波数帯域にそれぞれ含み、第1の線路素子の一对の導体の一方は、一端が信号源の出力端子に、他端が受動素子の入力端子にそれぞれ接続され、他方は両端ともグランドに接続され、第2の線路素子の一对の導体の一方は、一端が信号源の出力端子に接続されるとともに他端が電氣的に開放され、他方は受動素子側の端が該受動素子の入力端子に接続されるとともに、少なくとも一端が該第2の線路素子の対象周波数帯域においてリアクタンス成分を主として有する素子又は抵抗を介してグランドに接続されたことを特徴とする広帯域回路を形成するものである。以上の構成においては、信号源から第1の線路素子まで伝搬した信号電磁波のうち、第1の線路素子の対象周波数帯域内の周波数成分は、該第1の線路素子の一对の導体のうち受動素子の入力端子に接続された一方とグランドとを含む線路を介して受動素子側に伝搬し、第

1 の線路素子の対象周波数帯域外の周波数成分は、該第 1 の線路素子内に侵入して減衰し、信号源から第 2 の線路素子まで伝搬した信号電磁波のうち、第 2 の線路素子の対象周波数帯域内の周波数成分は、該第 2 の線路素子によって反射され、第 2 の線路素子の対象周波数帯域外の周波数成分は、該第 2 の線路素子を介して受動素子側に透過することが好ましい。

#### 【0031】

上記本発明の第 6 の態様又は第 7 の態様においては、信号源と第 1 の線路素子とが、第 1 の線路素子の対象周波数帯域においてリアクタンス成分を主として有する素子又は抵抗を介して接続されることが好ましい。

#### 【0032】

また、上記目的を達成するため、本発明は、第 8 態様として、上記第 1 の態様に係る広帯域回路において、線路素子が挿入された伝送線路によって、信号電磁波を出力する信号源と入力された信号に応じて作動する受動素子とが接続された広帯域回路であって、伝送線路に挿入された線路素子は、信号電磁波のスペクトルを対象周波数帯域に含み、線路素子の一对の導体の一方は、一端が信号源の出力端子に他端が受動素子の入力端子にそれぞれ接続され、他方は少なくとも一端が終端抵抗を介してグランドに接続されたことを特徴とする広帯域回路を提供するものである。以上の構成においては、信号源から線路素子まで伝搬した信号電磁波のうち、線路素子の対象周波数帯域内の周波数成分は、該線路素子の一对の導体のうち信号源及び受動素子に接続された一方とグランドとを含む線路を介して受動素子側に伝搬し、線路素子の対象周波数帯域外の周波数成分は、該線路素子を介して受動素子側に伝搬し、直流成分は、線路素子の一对の導体のうち信号源及び受動素子に接続された一方を介して受動素子側に透過することが好ましい。

#### 【0033】

また、上記目的を達成するため、本発明は第 9 の態様として、上記第 1 の態様に係る広帯域回路であって、第 1 の線路素子が挿入された伝送線路によって、信号電磁波を出力する信号源と入力された信号に応じて作動する受動素子とが接続され、信号源に電力を供給する電力源と第 1 の線路素子とが第 2 の線路素子を介

して接続された広帯域回路であって、第1及び第2の線路素子は、信号電磁波のスペクトルを対象周波数帯域に含み、第1の線路素子の一对の導体の一方は、一端が信号源の出力端子に他端が受動素子の入力端子にそれぞれ接続され、他方は少なくとも一端が、終端抵抗を介して第2の線路素子に接続され、第2の線路素子の一对の導体の一方は、一端が終端抵抗を介して第1の線路素子に接続され、他端が電力源に接続され、他方は両端ともグランドに接続されたことを特徴とする広帯域回路を提供するものである。以上の構成においては、信号源から第1の線路素子まで伝搬した信号電磁波のうち、第1の線路素子の対象周波数帯域内の周波数成分は、該第1の線路素子の一对の導体のうち信号源及び受動素子に接続された一方とグランドとを含む線路を介して受動素子側に伝搬し、第1の線路素子の対象周波数帯域外の周波数成分は、該第1の線路素子を介して受動素子側に伝搬し、直流成分は、第1の線路素子の一对の導体のうち信号源及び受動素子に接続された一方を介して受動素子側に透過することが好ましい。

#### 【0034】

上記本発明の第8又は第9の態様においては、終端抵抗は、該終端抵抗が接続されていない線路素子の導体の該終端抵抗が接続された側の端に接続される信号伝送用導体と等しいインピーダンスを備えることが好ましい。また、信号源と、該信号源に電力を供給する電力源とを接続する電力供給線路に線路素子がさらに配置され、電力供給線路に配置された線路素子の一对の導体の一方は、一端が信号源に、他端が電力源に接続され、他方は両端ともグランドに接続されることが好ましい。

#### 【0035】

上記本発明の第2～第9の態様のいずれの構成においても、信号伝送用導体が配線パターンとして、接地導体がグランドプレーン及び該グランドプレーンに接続された配線パターンとして形成されたプリント基板上に、信号源及び受動素子が実装され、該プリント基板に実装された線路素子は、一对の導体それぞれの少なくとも一端が信号伝送用導体及び接地導体の配線パターンに各々接続されて、伝送線路に挿入されることが好ましい。

#### 【0036】

## 【発明の実施の形態】

## 〔発明の原理〕

本発明は、四端子の線路構造で低インピーダンスの素子 (Low Impedance Line structure Component; 以下、L I L C) をコンデンサの代わりに用いて電子回路を形成することにより、広い周波数帯域に亘って所望の回路特性が得られる広帯域回路を従来よりも少数の素子で実現するものである。

## 【0037】

線路構造の一例として図35に示すストリップ構造の線路を考える。この線路においては、直流電流が接地導体81a、81b及び信号伝送用導体82を伝搬し、電磁波が誘電体83を伝搬する。説明の簡略化のため線路の抵抗及び損失を無視できるとすると、このようなストリップ線路の特性インピーダンス $Z_0$ は、式(1)で表される。

## 【0038】

## 【数1】

$$Z_0 = \frac{1}{4} \sqrt{\frac{\mu_0}{\epsilon_0 \epsilon_r}} \cdot \frac{t}{W} = \sqrt{\frac{L}{C}} \cdots (1)$$

t: 誘電体の厚さ

W: 線路の幅

$\mu_0$ : 真空の透磁率 ( $1.26 \times 10^{-6} \text{H/m}$ )

$\epsilon_0$ : 真空の誘電率 ( $8.85 \times 10^{-12} \text{F/m}$ )

$\epsilon_r$ : 誘電体の比誘電率

## 【0039】

この場合には線路の特性インピーダンスは、 $(L/C)^{1/2}$  で算出されることからキャパシタンス成分及びインダクタンス成分のみで定まる値となり、周波数に対しては一定値であるため、周波数による特性の変化が原理的には生じない。

## 【0040】

よって、線路構造の素子のインピーダンスを低くして (すなわち、線路構造の素子をL I L Cとして)、これを低インピーダンス素子として利用すれば、周波数に関わらず所望の回路特性を示す電子回路を実現することが可能となる。

## 【0041】



なお、線路構造の素子のインピーダンスに関するパラメータとしては $L$ （インダクタンス）、 $C$ （キャパシタンス）、 $R$ （レジスタンス）があるが、 $L$ や $R$ は増加すると論理回路スイッチング時の電源電圧変動が増大するなどの問題が生じるため、 $C$ を調整することによってインピーダンスを低くする必要がある。

すなわち、式（1）からも明らかなように、単位長さ当たりの $C$ を大きくする必要がある。

#### 【0042】

また、素子を流れる電磁波の波長と比較して素子自体の線路長が十分長くなければ、素子を線路構造であると見なすことはできない。このため、 $L I L C$ の線路長はこれを流れる電磁波の波長と比較して十分に長くする必要がある。具体的には、電磁波成分が通過する部分の実質的な長さ（＝実効線路長）が素子を通過する電磁波の波長の $1/4$ 以上であることが好ましい。

#### 【0043】

このように、低インピーダンス素子として電子回路に適用する $L I L C$ は、

①素子を伝搬する電磁波からみて線路と見なすことができるだけの長さを備える。（電磁波成分が通過する部分の実質的な長さ（＝実効線路長）が対象周波数の電磁波の波長の $1/4$ 以上であることが好ましい。）

②電子回路の回路特性が所望の特性となるのに十分な低さのインピーダンスを示す。（単位長さ当たりのキャパシタンス $C$ が大きいことが好ましい。）

という条件を満たす線路構造の素子である。

#### 【0044】

線路素子においては、周波数とインピーダンスとの関係は図36に示すようになり、素子を線路と見なすことができる周波数帯域内ではインピーダンスは寄生素子の影響を受けてインピーダンスが増加することはない。

#### 【0045】

なお、ここではストリップ構造の線路の場合を例に説明を行ったが $L I L C$ の構造はストリップ構造に限定されることなく、マイクロストリップ型の線路構造や同軸円筒型の線路構造などであっても良い。

#### 【0046】

以下、上述したL I L Cを低インピーダンス素子として適用した広帯域回路の好適な実施形態について説明する。

#### 【0047】

##### 〔第1の実施形態〕

本発明を好適に実施した第1の実施形態について説明する。図1に本発明を適用したローパスフィルタ回路（LPF回路）の構成を示す。この回路はドライバ11、L I L C 13及びレシーバ14を有する。

#### 【0048】

ドライバ11は、インバータバッファ111とインバータバッファ112とを有し、直列に接続されたインバータバッファ111とインバータバッファ112とがバッファ回路を構成している。インバータバッファ111はトランジスタ111a及び111bを有し、インバータバッファ112はトランジスタ112a及び112bを有する。ハイサイドのトランジスタ111a及び112aはPチャネルであり、ゲート電圧がハイレベルの時にオフとなる。また、ローサイドのトランジスタ111b及び112bは、Nチャネルであり、ゲート電圧がハイレベルの時にオンとなる。トランジスタ111a及び112aのドレイン端子には、不図示の電源から $V_{DD}$ が供給されている。トランジスタ111a及び111bは、不図示の制御部がインバータバッファ111の入力端子に入力するゲート電圧に応じて $V_{DD}$ をスイッチングして信号波を出力し、インバータバッファ112の入力端子に入力する。トランジスタ112a及び112bはゲート端子に入力された信号波に応じて $V_{DD}$ をスイッチングして信号波を生成し、この信号波が信号電磁波としてドライバ11から出力される。L I L C 13は一对の導体が誘電体を挟んで対向した四端子の線路構造の素子であり、特性インピーダンス $Z_0$ は、ドライバ11とL I L C 13とを接続する配線18aの特性インピーダンス $Z_1$ と比較して極めて小さく（ $Z_0/Z_1 \cong 0$ ）設定されている。L I L C 13の端子13aは、ドライバ11の出力端子に、端子13bはレシーバ14の入力端子と接続されている。また、端子13c及び端子13dは、グランドに接続されている。レシーバ14は、入力端子（ゲート端子）に入力された信号を電圧に変換するトランジスタである。

## 【0049】

図2に、本実施形態に係るLPF回路に適用されるLILC13の構造例を示す。なお、(a)と(b)とでは視点を変えて同一の構成を示している。第1の導体131の周囲を取り囲むように誘電体133が配置されている。第1の導体131と第2の導体132とは誘電体133を介して対向するように設置され、封止材130によってその状態のまま固定されている。

## 【0050】

第1の電極131には端子13a及び13bが、第2の電極132には端子13c及び端子13dがそれぞれ設けられており、各端子はLILC13の底面側に延びて封止材130を貫通し、外部に露出（又は突出）している。封止材130から露出（又は突出）した各端子を信号伝送用導体及び接地導体に接続することにより、LILC13を伝送線路に挿入できる。

以下、全ての実施形態において上記構造のLILCを適用する場合を例に説明するが、上記構造はあくまでも一例であり、LILCの構造を限定するものではない。

## 【0051】

図3に、プリント基板上の配線パターンにLILC13を配置した状態を示す。ここでは、LILC13の状態を理解しやすくするために封止材130は図中には示していない（他の実施形態も同様）。なお、LILC13の両端の状態を図中に表すために(a)と(b)とでは視点を変えて同一の構成を示している。端子13aは、ドライバ11の出力端子に接続された配線パターン10aに接続されている。端子13bは、レシーバ14のゲート端子に接続された配線パターン10bにされている。端子13c及び端子13dは、各々グランドに接続された配線パターン10c及び配線パターン10dにそれぞれ接続されている。

## 【0052】

LPF回路の動作について説明する。図4に、ドライバ11が出力したパルス信号波がLPF回路を伝わる状態を示す。(a)に示すように、ドライバ11が出力したパルス信号波は、配線18aとグランドとを含む線路を介してLILC13に到達する。LILC13に達したパルス信号波のうち周波数が高くLIL

C13を線路と見なすことができる電磁波成分（高周波信号1a）は、配線18aのインピーダンスとLILC13のインピーダンスとの不整合の影響を受ける。ここで、 $Z0/Z1 \neq 0$ であるため高周波信号1aはLILC13によって反射される。

#### 【0053】

一方、周波数が低い電磁波成分（低周波信号1b）は、LILC13を線路と見なすことができないため、配線18aとLILC13とのインピーダンス不整合の影響を受けない。よって、低周波信号1bは反射されることなくLILC13内に侵入し、LILCの13の誘電体の部分を通してレシーバ14側に伝搬する。また、直流信号1cは、LILC13の導体の部分を通してレシーバ14側に透過する。

#### 【0054】

(c) に示すように、レシーバ14側に伝搬した低周波信号1b及び透過した直流信号1cはレシーバ14のゲート端子に入り、レシーバ14を作動させる。これにより、レシーバ14はドライバ11が生成したパルス信号波のうち低周波信号及び直流信号のみに応じて動作する。

#### 【0055】

図5に、このLPF回路の透過特性図を示す。縦軸は透過率（dB）横軸は入射波の周波数（Hz）である。本実施形態においては、周波数によらず一定のインピーダンスが得られるLILCを用いてLPF回路を形成しているため、カットオフ周波数以上の周波数帯域においても回路が寄生素子の影響を受けて透過特性が劣化してしまうことがない。

#### 【0056】

よって、従来のLPF回路とは異なり、本実施形態に係るLPF回路は、カットオフ周波数よりも高い周波数の電磁波に対しても透過率が低く、理想的なLPF回路に近い回路特性を示す。

#### 【0057】

なお、カットオフ周波数は、LILC13の線路の部分の実質的な長さ（有効線路長）を変更することで任意の値に設定することが可能であり、アスペクト比

(L I L C 1 3 の線路の部分の幅と一对の導体の間隔との比) と絶縁体の膜厚とが固定の場合には、L I L C 1 3 の線路の部分の長さでカットオフ周波数とは反比例の関係となる。これは L P F 回路に限定されることなく、全て実施形態に関して同様である。

#### 【0058】

このように、本実施形態に係る L P F 回路は、複雑な計算を行うことなく、また、カット&トライの手法に頼ることなく容易に設計することが可能な広帯域回路である。また、設計パラメータの数が少ないため、回路特性の安定性及び信頼性を高めることが可能となる。

#### 【0059】

##### 〔第2の実施形態〕

本発明を好適に実施した第1の実施形態について説明する。図6に本発明を適用したローパスフィルタ回路 (L P F 回路) の構成を示す。この回路はドライバ11とL I L C 1 3との間にコイル12をさらに有する他は、第1の実施形態と同様である。コイル12は、ローパスフィルタの特性を向上させるために配置された素子である。L P F 回路の動作については、第1の実施形態と同様である。

#### 【0060】

図7に、このL P F 回路の透過特性図を示す。縦軸は透過率 (d B) 横軸は入射波の周波数 (H z) である。ドライバ11とL I L C 1 3との間に配置されている (換言すると、配線18aに挿入されている) コイル12は、低周波数帯域においてはキャパシタンス特性を示すため、コイル12のキャパシタンス特性とL I L C 1 3のキャパシタンス特性とが相乗して作用し、所定周波数を超えると急激に透過率が小さくなる。

また、高周波帯域においてコイル12はインダクタンス特性を示すが、L I L C 1 3のキャパシタンス特性は高周波帯域においても変化しないため、カットオフ周波数以上の周波数帯域においてもL P F 回路の透過率は大きくならない。

#### 【0061】

よって、第1の実施形態に係るL P F 回路と同様に、本実施形態に係るL P F 回路は、共振周波数よりも高い周波数の電磁波に対しても透過率が低く、理想的

なLPF回路に近い回路特性を示す。

#### 【0062】

このように、本実施形態に係るLPF回路は、複雑な計算を行うことなく、また、カット&トライの手法に頼ることなく容易に設計することが可能な広帯域回路である。また、設計パラメータの数が少ないため、回路特性の安定性及び信頼性を高めることが可能となる。

#### 【0063】

##### 〔第3の実施形態〕

本発明を好適に実施した第3の実施形態について説明する。図8に本発明を適用したローパスフィルタ回路（LPF回路）の構成を示す。この回路はドライバ11とLILC13との間に抵抗19をさらに有する他は、第1の実施形態と同様である。コイル19は、ローパスフィルタの特性を向上させるために配置された素子である。LPF回路の動作については、第1の実施形態と同様である。

#### 【0064】

ドライバ11とLILC13との間に配置されている（換言すると配線18aに挿入されている）抵抗19は、低周波数帯域においては寄生素子の影響を受けず、周波数に関わらずインピーダンスが一定であるため、抵抗値が低ければコイルと同様の特性を示す。よって、抵抗19の抵抗値が低い場合には、第2の実施形態と同様に低周波数帯域においては抵抗19の特性とLILC13のキャパシタンス特性とが相乗して作用し、所定周波数を超えると急激に透過率が小さくなる。

また、LILC13のキャパシタンス特性は高周波帯域においても変化しないため、カットオフ周波数以上の周波数帯域においてもLPF回路の透過率は大きくならない。

#### 【0065】

よって、第1の実施形態に係るLPF回路と同様に、本実施形態に係るLPF回路は、共振周波数よりも高い周波数の電磁波に対しても透過率が低く、理想的なLPF回路に近い回路特性を示す。

#### 【0066】

このように、本実施形態に係るLPF回路は、複雑な計算を行うことなく、また、カット&トライの手法に頼ることなく容易に設計することが可能な広帯域回路である。また、設計パラメータの数が少ないため、回路特性の安定性及び信頼性を高めることが可能となる。

#### 【0067】

##### 〔第4の実施形態〕

本発明を好適に実施した第4の実施形態について説明する。図9に本発明を適用したハイパスフィルタ回路（HPF回路）の構成を示す。

このHPF回路はドライバ21、LILC22、コイル23及びレシーバ25を有する。ドライバ21はトランジスタ211及びトランジスタ212からなる。

#### 【0068】

ドライバ21は、第1の実施形態のドライバ11と同様の構成であり、出力端子から信号電磁波を出力する。LILC22は一对の導体が誘電体を挟んで対向した四端子の線路構造の素子であり、その特性インピーダンス $Z_0$ は、ドライバ21とLILC22とを接続する配線28aの特性インピーダンス $Z_2$ と比較して極めて小さく（ $Z_0/Z_2 \div 0$ ）設定されている。LILC22の端子22aは、ドライバ21の出力端子に接続されており、端子22bは開放されている。また、端子22cはコイル23を介してグランドに接続されている。端子22dは、レシーバ25の入力端子に接続されている。コイル23は、ハイパスフィルタの特性を向上させるために配置された素子である。レシーバ25は、入力端子（ゲート端子）に入力された信号を電圧に変換するトランジスタである。

#### 【0069】

図10に、プリント基板上の配線パターンにLILC22を配置した状態を示す。なお、LILC22の両端の接続状態を図中に表すために（a）と（b）とは視点を変えて、2方向から見た状態を図示している。端子22aは、ドライバ21の出力端子と接続された配線パターン20aに接続されている。端子22bは、いずれの配線パターンにも接続されずに開放されている。端子22cはコイル23を介してグランドに接続された配線パターン20cに接続されている。

端子 22 d は、レシーバ 25 のゲート端子と接続された配線パターン 20 d と接続されている。

#### 【0070】

HPF 回路の動作について説明する。図 11 に、ドライバ 21 が出力したパルス信号波が LPF 回路を伝わる状態を示す。(a) に示すように、ドライバ 21 が出力したパルス信号波は、配線 28 a とグランドとを含む線路を介して LILC 22 に到達する。なお、本実施形態においては、端子 22 b が開放されているため、パルス信号の直流成分（直流信号）は伝達しない。LILC 22 に到達したパルス信号波のうち周波数が高く LILC 22 を線路と見なすことができる電磁波成分（高周波信号 2 a）は、配線 28 a のインピーダンスと LILC 22 のインピーダンスとの不整合の影響を受ける。ここでは、 $Z_0/Z_2 \neq 0$  であるため高周波信号は LILC 22 の内部に侵入せず、(b) に示すように LILC 22 の導体のうちコイル 23 を介してグランドに接続された一方とグランドとの間を通してレシーバ 25 のゲート端子に到達する。すなわち、高周波信号は、LILC 22 の導体のうち端子 22 c 及び 22 d を備える一方とグランドプレーンとを含む線路を介して、LILC 22 を迂回してレシーバ 25 側に進行する。

#### 【0071】

一方、LILC 22 に到達したパルス信号波のうち周波数が低い電磁波成分（低周波信号 2 b）は、配線 28 a のインピーダンスと LILC 22 のインピーダンスとの不整合の影響を受けることなく LILC 22 内部の誘電体に侵入するが、端子 22 b が電氣的に開放されているためレシーバ 25 には到達せず、LILC 22 内で減衰する。

#### 【0072】

(c) に示すように、レシーバ 25 のゲート端子に入った高周波信号がレシーバ 25 を作動させる。これにより、レシーバ 25 はドライバ 21 が生成したパルス信号波のうち、高周波信号のみに応じて動作する。

#### 【0073】

図 12 に、この HPF 回路の透過特性図を示す。縦軸は透過率（dB）横軸は入射波の周波数（Hz）である。LILC 22 の端子 22 c とグランドとを接続



しているコイル 23 は、低周波数帯域においてはキャパシタンス特性を示すため、コイル 23 のキャパシタンス特性と L I L C 22 のキャパシタンス特性とが相乗して作用し、所定周波数を超えると急激に透過率が大きくなる。また、従来の H P F 回路とは異なり、本実施形態に係る H P F 回路は、カットオフ周波数よりも高い周波数帯域においても電磁波の透過率が高く保たれ、理想的な H P F 回路に近い回路特性を示す。

#### 【0074】

このように、本実施形態に係る H P F 回路は、複雑な計算を行うことなく、また、カット&トライの手法に頼ることなく容易に設計することが可能な広帯域回路である。また、設計パラメータの数が少ないため、回路特性の安定性及び信頼性を高めることが可能となる。

#### 【0075】

##### 〔第5の実施形態〕

本発明を好適に実施した第5の実施形態について説明する。図13に本発明を適用したハイパスフィルタ回路（H P F 回路）の構成を示す。

この H P F 回路は、端子 22 c が開放されており、端子 22 d がコイル 24 を介してグランドにも接続されている他は第4の実施形態と同様である。

#### 【0076】

図14に、プリント基板上の配線パターンに L I L C 22 を配置した状態を示す。端子 22 a は、ドライバ 21 の出力端子と接続された配線パターン 20 a に接続されている。端子 22 b 及び端子 22 c の各々は、配線パターンには接続されずに開放されている。端子 22 d は、レシーバ 25 のゲート端子とコイル 24 を介してグランドとに接続された配線パターン 20 d と接続されている。

#### 【0077】

H P F 回路の動作は第4の実施形態と同様である。また、透過特性は第4の実施形態と同様であり、L I L C 22 の端子 22 d をグランドに接続しているコイル 24 は、低周波数帯域においてはキャパシタンス特性を示すため、コイル 24 のキャパシタンス特性と L I L C 22 のキャパシタンス特性とが相乗して作用し、所定周波数を超えると急激に透過率が大きくなる。さらに、カットオフ周波数

よりも高い周波数帯域においても電磁波の透過率が高く保たれ、理想的なHPF回路に近い回路特性を示す。

#### 【0078】

このように、本実施形態に係るHPF回路は、複雑な計算を行うことなく、また、カット&トライの手法に頼ることなく容易に設計することが可能な広帯域回路である。また、設計パラメータの数が少ないため、回路特性の安定性及び信頼性を高めることが可能となる。

#### 【0079】

##### 〔第6の実施形態〕

本発明を好適に実施した第5の実施形態について説明する。図15に本発明を適用したハイパスフィルタ回路（HPF回路）の構成を示す。

このHPF回路は、端子22dがコイル24を介してグランドにも接続されている他は第4の実施形態と同様である。

#### 【0080】

図16に、プリント基板上の配線パターンにLILC22を配置した状態を示す。端子22aは、ドライバ21の出力端子と接続された配線パターン20aに接続されている。端子22bは、配線パターンには接続されずに開放されている。端子22cは、コイル23を介してグランドに接続された配線パターン20cに接続されている。端子22dは、レシーバ25のゲート端子とグランドとに接続された配線パターン20dに接続されている。

#### 【0081】

HPF回路の動作は第4の実施形態と同様である。また、透過特性についても第4の実施形態と同様であるが、LILC22にはコイルが二つ（コイル23及び24）接続されているため、低周波帯域におけるフィルタ特性を、理想的なHPF回路の回路特性に近づけることが可能となる。

#### 【0082】

このように、本実施形態に係るHPF回路は、複雑な計算を行うことなく、また、カット&トライの手法に頼ることなく容易に設計することが可能な広帯域回路である。また、設計パラメータの数が少ないため、回路特性の安定性及び信頼

性を高めることが可能となる。

#### 【0083】

なお、第4～第6の実施形態においては、LILC22の端子22にコイル23やコイル24を接続した構成としているが、コイルの代わりに抵抗を用いても同様の効果が得られる。また、コイルと抵抗とを組み合わせ用いても良い。

#### 【0084】

##### 〔第7の実施形態〕

上記第1～第3の実施形態では本発明を適用したLPF回路について、第4～第6の実施形態では本発明を適用したHPF回路についてそれぞれ説明したが、これらを組み合わせることにより、バンドパスフィルタ回路やバンドエリミネーションフィルタ回路に本発明を適用することが可能となる。

#### 【0085】

本発明を好適に実施した第7の実施形態について説明する。図17に、本発明を適用したバンドパスフィルタ回路（BPF回路）の構成を示す。

このBPF回路は、ドライバ31、HPF32、LPF33及びレシーバ34が直列に接続された回路である。

#### 【0086】

ドライバ31は、第1の実施形態のドライバ11と同様であり、出力端子から信号電磁波を出力する。HPF32は、第4の実施形態に係るHPF回路と同様の構成であり、LILC321とコイル322とを有する。LILC321は一对の導体が誘電体を挟んで対向した四端子の線路構造の素子であり、その特性インピーダンス $Z_{0a}$ は、ドライバ31とLILC321とを接続する配線38aの特性インピーダンス $Z_{3a}$ と比較して極めて小さく（ $Z_{0a}/Z_{3a} \approx 0$ ）設定されている。LILC321の端子321aは、ドライバ31の出力端子に接続されており、端子321bは開放されている。また、端子321cはコイル322を介してグランドに接続されている。端子321dは、LPF33の入力端子に接続されている。LILC321は、第4の実施形態と同様にしてプリント基板上の配線パターンに配置できる。コイル322は、ハイパスフィルタの特性を向上させるために配置された素子である。

## 【0087】

L P F 3 3 は、第 2 の実施形態に係る L P F 回路と同様の構成であり、L I L C 3 3 1 とコイル 3 3 2 とを有する。L I L C 3 3 1 は一対の導体が誘電体を挟んで対向した四端子の線路構造の素子であり、特性インピーダンス  $Z 0 b$  は、H P F 3 2 と L I L C 3 3 1 とを接続する配線 3 8 b の特性インピーダンス  $Z 1 b$  と比較して極めて小さく ( $Z 0 b / Z 1 b \approx 0$ ) 設定されている。L I L C 3 3 1 の端子 3 3 1 a は、H P F 3 2 の出力端子である L I L C 3 2 1 d に、端子 3 3 1 b はレシーバ 3 4 の入力端子に接続されている。また、端子 3 3 1 c 及び端子 3 3 1 d は、グランドに接続されている。L I L C 3 3 1 は、第 2 の実施形態と同様にしてプリント基板上の配線パターンに配置できる。コイル 3 3 2 は、ハイパスフィルタの特性を向上させるために配置された素子である。

## 【0088】

レシーバ 3 4 は、入力端子（ゲート端子）に入力された信号を電圧に変換するトランジスタである。

## 【0089】

B P F 回路の動作について説明する。図 1 8 (a) ~ (c) に示すように、ドライバ 3 1 が出力するパルス信号波のスペクトルが  $f_{\min}$  以上  $f_{\max}$  以下の周波数帯域に亘るものとし、H P F 3 2 のカットオフ周波数を  $f_1$ 、L P F 3 3 のカットオフ周波数を  $f_2$  とする。

## 【0090】

ドライバ 3 1 が出力したパルス信号波は、配線 3 8 a とグランドとを含む線路を介して H P F 3 2 に到達する。H P F 3 2 に到達した信号電磁波のうち  $f_1$  以上の周波数成分は H P F 3 2 を通過し、 $f_1$  未満の周波数成分は H P F 3 2 によって阻止される。

## 【0091】

H P F 3 2 を通過した周波数成分は、配線 3 8 b とグランドとを含む線路を介して L P F 3 3 に到達する。L P F 3 3 に到達した周波数成分のうち  $f_2$  以上の周波数成分は L P F 3 3 によって阻止され、 $f_2$  未満の周波数成分は L P F 3 3 を通過する。

## 【0092】

LPF33を通過した周波数成分は、配線38cとグランドとを線路としてレシーバ34に到達しゲート端子に入り、レシーバ34を作動させる。(d)に示すように、ドライバ31が出力したパルス信号波のうち $f_1$ 以上 $f_2$ 未満の周波数成分のみがレシーバ34に到達する。

## 【0093】

このように、本発明を適用したLPFとHPFとを直列に接続することで、本発明をBPF回路に適用することが可能となる。なお、HPFのカットオフ周波数がLPFのカットオフ周波数よりも高い場合は、全ての周波数成分がHPF及びLPFによって阻止されてしまい、レシーバに到達する周波数成分は存在しなくなるため、HPFのカットオフ周波数をLPFのカットオフ周波数よりも低くする必要がある。

## 【0094】

なお、ここでは第2の実施形態のLPF回路と同様の構成のLPF、及び第4の実施形態のHPF回路と同様の構成のHPFとを用いてBPF回路を形成したが、他の実施形態と同様の構成のLPF及びHPFを組み合わせても、本発明をBPF回路に適用することが可能である。

## 【0095】

このように、本実施形態に係るBPF回路は、複雑な計算を行うことなく、また、カット&トライの手法に頼ることなく容易に設計することが可能な広帯域回路である。また、設計パラメータの数が少ないため、回路特性の安定性及び信頼性を高めることが可能となる。

## 【0096】

## 〔第8の実施形態〕

本発明を好適に実施した第8の実施形態について説明する。図19に、本発明を適用したバンドエリミネーションフィルタ回路(BEF回路)の構成を示す。

このBEF回路は、第7の実施形態のBPF回路と同様に、ドライバ31、HPF32、LPF33及びレシーバ34を有する。ドライバ31、HPF32、LPF33及びレシーバ34の個別の構成は第7の実施形態と同様であるが、本

実施形態に係る B E F 回路は各部の接続が異なっており、ドライバ 3 1 とレシーバ 3 4 との間に H P F 3 2 及び L P F 3 3 が並列に挿入されている。

#### 【0097】

B P F 回路の動作について説明する。図 20 (a) ~ (b) に示すように、ドライバ 3 1 が出力するパルス信号波のスペクトルが  $f_{\min}$  以上  $f_{\max}$  以下の周波数帯域に亘るものとし、H P F 3 2 のカットオフ周波数を  $f_3$ 、L P F 3 3 のカットオフ周波数を  $f_4$  とする。

#### 【0098】

ドライバ 3 1 が出力したパルス信号波は、配線 3 8 a とグランドとを含む線路を介して H P F 3 2 に到達する。H P F 3 2 に到達したパルス信号波のうち  $f_3$  以上の周波数成分は H P F 3 2 を通過し、 $f_3$  未満の周波数成分は H P F 3 2 によって阻止される。

#### 【0099】

ドライバ 3 1 が出力したパルス信号波は、配線 3 8 b とグランドとを含む線路を介して L P F 3 3 にも到達する。L P F 3 3 に到達したパルス信号波のうち  $f_4$  以上の周波数成分は L P F 3 3 によって阻止され、 $f_4$  未満の周波数成分は L P F 3 3 を通過する。

#### 【0100】

H P F 3 2 及び L P F 3 3 を通過した周波数成分は、配線 3 8 c 又は 3 8 d とグランドとを含む線路を介してレシーバ 3 4 に到達し、ゲート端子に入ってレシーバ 3 4 を作動させる。(d) に示すように、ドライバ 3 1 が出力したパルス信号波のうち  $f_3$  以上の周波数成分及び  $f_4$  未満の周波数成分のみがレシーバ 3 4 に到達する。

#### 【0101】

このように、本発明を適用した L P F と H P F とを並列に接続することで、本発明を B E F 回路に適用することが可能となる。なお、H P F のカットオフ周波数が L P F のカットオフ周波数よりも低い場合は、全ての周波数成分が H P F 及び L P F を通過してしまうため、H P F のカットオフ周波数を L P F のカットオフ周波数よりも高くする必要がある。

## 【0102】

なお、ここでは第2の実施形態のLPF回路と同様の構成のLPF、及び第4の実施形態のHPF回路と同様の構成のHPFとを用いてBEF回路を形成したが、他の実施形態と同様の構成のLPF及びHPFを組み合わせても、本発明をBEF回路に適用することが可能である。

## 【0103】

このように、本実施形態に係るBEF回路は、複雑な計算を行うことなく、また、カット&トライの手法に頼ることなく容易に設計することが可能な広帯域回路である。また、設計パラメータの数が少ないため、回路特性の安定性及び信頼性を高めることが可能となる。

## 【0104】

## 〔第9の実施形態〕

本発明を好適に実施した第9の実施形態について説明する。図21に本発明を適用した高周波終端回路の構成を示す。この回路は終端抵抗を介して信号回路をグランドに接続したプルダウン型の終端回路である。

## 【0105】

本実施形態に係る高周波終端回路は、ドライバ41、LILC42、抵抗43、レシーバ45及びLILC46を有する。

ドライバ41は、第1の実施形態のドライバ11と同様であり、出力端子から信号電磁波を出力する。LILC42は四端子の線路構造の素子であり、特性インピーダンス $Z_0$ は、ドライバ41とLILC42とを接続する配線48a特性インピーダンス $Z_4$ と比較して極めて小さく( $Z_0/Z_4 \approx 0$ )設定されている。LILC42の端子42aはドライバ41の出力端子に接続されており、端子42bはレシーバ45の入力端子に接続されている。また、端子42cは、抵抗43を介してそれぞれグランドに接続されている。抵抗43は、LILC42においてパルス信号波が反射しないよう終端させるための抵抗(終端抵抗)であり、そのインピーダンスはドライバ41とLILC42とを接続する配線48aのインピーダンスと等しい。レシーバ45は、入力端子(ゲート端子)に入力された信号を電圧に変換するトランジスタである。LILC46は、不図示の電力源

から供給される直流電圧  $V_{dc}$  の変動を抑え、パルス信号波からみた終端抵抗が一定値となるようにする素子である。

#### 【0106】

図 22 に、プリント基板上の配線パターンに L I L C 4 2 を配置した状態を示す。端子 4 2 a は、ドライバ 4 1 の出力端子と接続された配線パターン 4 0 a に接続されている。端子 4 2 b は、レシーバ 4 5 のゲート端子に接続された配線パターン 4 0 b と接続されている。端子 4 2 c は、コイル 4 3 を介してグラウンドに接続された配線パターン 4 0 c に接続されており、端子 4 2 d は開放されている。

#### 【0107】

高周波終端回路の動作について説明する。図 23 に、ドライバ 4 1 が出力したパルス信号波が高周波終端回路を伝わる状態を示す。(a) に示すように、ドライバ 4 1 から出力されたパルス信号波は、配線 4 8 a とグラウンドとを含む線路を介して L I L C 4 2 に到達する。L I L C 4 2 に到達したパルス信号波のうち周波数が高く L I L C 4 2 を線路と見なすことができる電磁波成分（高周波信号 4 a）は、配線 4 8 a のインピーダンスと L I L C 4 2 のインピーダンスとの不整合の影響を受ける。ここで、 $Z_0/Z_4 \neq 0$  であるため高周波信号は L I L C 4 2 の内部に侵入することができない。しかし、本実施形態においては、端子 4 2 c に終端抵抗（抵抗 4 3）が接続されているため、(b) に示すように高周波信号は L I L C 4 2 の一対の導体のうち抵抗 4 3 が接続されている一方（端子 4 2 c と端子 4 2 d とを備えた導体）とグラウンドとを含む線路を介してレシーバ 4 5 側に伝搬する。レシーバ 4 5 側に伝搬した高周波信号は、配線 4 8 b とグラウンドとを含む線路を介してレシーバ 4 5 のゲート端子に入る。

#### 【0108】

一方、L I L C 4 2 に到達したパルス信号波のうち周波数が低い電磁波成分（低周波信号）は、配線 4 8 a のインピーダンスと L I L C 4 2 のインピーダンスとの不整合の影響を受けることなく L I L C 4 2 の内部に侵入できるため、L I L C 4 2 の誘電体の部分を通してレシーバ 4 5 側に伝搬し、配線 4 8 b とグラウンドとを含む線路を介してレシーバ 4 5 のゲート端子に入る。また、直流信号は、



L I L C 4 2 の導体の部分を通してレシーバ 4 5 側に透過し、配線 4 8 b を通ってレシーバ 4 5 のゲート端子に入る。

#### 【0109】

このため、(c) に示すように、ドライバ 4 1 が出力したパルス信号波の全ての周波数成分がレシーバ 4 5 のゲート端子に入力されることとなり、ドライバ 4 1 が発したパルス信号波の波形がレシーバ 4 5 のゲート端子に入力信号において忠実に再現される。よって、レシーバ 4 5 はドライバ 4 1 が出力したパルス信号と同一の波形の信号波に基づいて作動する。

#### 【0110】

デジタル回路においては、信号電磁波が H i レベルと L o w レベルとの間を往復するが、データ系の信号電磁波の場合には信号が H i レベルや L o w レベルで止まった状態が長時間維持され、直流電流が流れ続けることがある。このような場合に直流電流が終端抵抗に流れてしまうと、信号が出力されている間は電力を消費してしまうこととなる。

また、伝送線路の線路長よりも  $1/4$  波長が長い電磁波が伝送線路を伝わる場合には、この電磁波を波と見なすことができないため、終端抵抗において整合終端されずに電力を消費してしまう。

このためデジタル回路においては、伝送線路の線路長よりも  $1/4$  波長が長い電磁波や直流電流が終端抵抗に流れないようにして、電力が無駄に消費されることを抑制する必要がある。

#### 【0111】

伝送線路と終端抵抗との間にコンデンサを直列に接続した場合、終端抵抗の抵抗値とコンデンサの容量とで定まる時定数と比較して、信号電磁波の立ち上がり時間が短ければ ( $1/5$  以下)、コンデンサの電圧変動を無視できる。この場合は、信号電磁波が伝搬する伝送線路からコンデンサは見え、終端抵抗のみで終端されていると見なすことができる。

信号電磁波が終端抵抗のみで終端されていると見なせる場合、コンデンサの電圧変動を無視できる最低周波数の電磁波の  $1/4$  波長よりも伝送線路の線路長が短ければ、整合終端されない周波数成分の電磁波及び直流電流が終端抵抗に流れ

ないようにできる。

#### 【0112】

例えば、比誘電率  $\epsilon_r = 4$  であるプリント基板上において、伝送線路と抵抗値が  $80\ \Omega$  の終端抵抗との間に  $0.1\ \mu\text{F}$  のコンデンサを直列に挿入した場合、電源のインピーダンスを無視すると CR の時定数は  $8\ \mu\text{s}$  となる。立ち上がり時間が  $8\ \mu\text{s} \times 1/5 = 1.6\ \mu\text{s}$  の正弦波の周波数  $f$  は約  $100\ \text{kHz}$  であり、その  $1/4$  波長は、 $\lambda/4 = (c/f) \cdot (1/\sqrt{\epsilon_r}) \cdot (1/4) = 375\ \text{m}$  である（ただし、 $c$  は光速）。

通常、プリント基板上の伝送線路の線路長はこれより短いため、整合終端されない周波数成分の電磁波及び直流電流が終端抵抗に流れない。

#### 【0113】

しかし、上述のように、コンデンサは所定周波数を超えると寄生素子の影響を受けてインピーダンスが高くなる性質があり、高周波帯域においては終端抵抗との合成値が大きくなる。よって、コンデンサを用いて終端回路を構成した場合、高周波帯域においては信号波の波形に歪みが生じてしまう。

#### 【0114】

一方、LILC は高周波帯域においてもインピーダンスが増加しないため、本実施形態に係る高周波終端回路のように LILC を用いて終端回路を形成すれば、高周波信号を含む広い周波数帯域の電磁波を波形歪みを生じさせることなく整合終端することが可能となる。

#### 【0115】

なお、LILC を線路と見なすことができない低周波信号に関しては、LILC がコンデンサと同様に作用するため、コンデンサを介して終端抵抗を接続した場合と同様に整合終端が可能となる。さらに、終端抵抗はドライバとは直流電流的には分離された側の導体に接続されているため、終端抵抗に直流電流が流れることはない。

#### 【0116】

このように、本実施形態に係る高周波終端回路においては、広い周波数帯域に亘って所定値以下のインピーダンスを示す LILC の端子に終端抵抗が接続され

ており、これによってパルス信号の全ての周波数成分が整合終端されるため、一部の周波数成分が終端されずにリングングを発生させ、レシーバを作動させてしまうことが無くなる。また、終端抵抗は、ドライバとは直流電流的には絶縁されているため、ドライバがH i やL o wの信号を出力しつづけても、終端抵抗に直流電流が流れることはなく、電力を無駄に消費しない。

#### 【0117】

##### 〔第10の実施形態〕

本発明を好適に実施した第10の実施形態について説明する。図24に本発明を適用した高周波終端回路の構成を示す。この回路は第9の実施形態と同様に終端抵抗を介して信号回路をグランドに接続したプルダウン型の終端回路であり、端子42cが開放され、端子42dが抵抗44を介してグランドに接続されている。他は第9の実施形態と同様である。抵抗44のインピーダンスは、L I L C 4 2 とレシーバ45とを接続する導体48bのインピーダンスと等しい。

#### 【0118】

図25に、プリント基板上の配線パターンにL I L C 4 2 を配置した状態を示す。端子42aは、ドライバ41の出力端子と接続された配線パターン40aに接続されている。端子42bは、レシーバ45のゲート端子に接続された配線パターン40bと接続されている。端子42cは開放されており、端子42dはコイル44を介してグランドに接続された配線パターン40dと接続されている。

#### 【0119】

高周波終端回路の動作について説明する。ドライバ41が出力したパルス信号波が高周波終端回路を伝わる状態は、第9の実施形態と同様であり、L I L C 4 2 の端子42dには抵抗44が接続されているため、高周波信号もレシーバ45のゲート端子に入る。このため、ドライバ41が出力したパルス信号波の全ての周波数成分がレシーバ45のゲート端子に入力されることとなり、ドライバ41が発したパルス信号波がレシーバ45において忠実に再現される。

#### 【0120】

第9の実施形態と同様に、本実施形態に係る高周波終端回路においては、広い周波数帯域に亘って所定値以下のインピーダンスを示すL I L Cの端子に終端抵

抗が接続されており、これによってパルス信号の全ての周波数成分が整合終端されるため、一部の周波数成分が終端されずにリングングを発生させ、レシーバを作動させてしまうことが無くなる。また、終端抵抗は、ドライバとは直流電流的には絶縁されているため、ドライバがH i やL o wの信号を出力しつづけても、終端抵抗に直流電流が流れることはなく、電力を無駄に消費しない。

### 【0121】

#### 〔第11の実施形態〕

本発明を好適に実施した第11の実施形態について説明する。図26に本発明を適用した高周波終端回路の構成を示す。この回路は第9の実施形態と同様に終端抵抗を介して信号回路をグランドに接続したプルダウン型の終端回路であり、端子42dが抵抗44を介してグランドに接続されている他は第9の実施形態と同様である。抵抗44のインピーダンスは、L I L C 4 2 とレシーバ45とを接続する配線48bのインピーダンスと等しい。

### 【0122】

図27に、プリント基板上の配線パターンにL I L C 4 2 を配置した状態を示す。端子42aは、ドライバ41の出力端子と接続された配線パターン40aに接続されている。端子42bは、レシーバ45のゲート端子に接続された配線パターン40bに接続されている。端子42cは抵抗43を介してグランドに接続された配線パターン40cと、端子42dは抵抗44を介してグランドに接続された配線パターン40dとそれぞれ接続されている。

### 【0123】

本実施形態に係る高周波終端回路の動作は、第9の実施形態及び第10の実施形態とほぼ同様であるが、L I L C 4 2 の入り口側及び出口側の両方に終端抵抗が接続されているため、ドライバ41が出力するパルス電磁波をより確実に終端することが可能となる。

### 【0124】

#### 〔第12の実施形態〕

本発明を好適に実施した第12の実施形態について説明する。図28に本発明を適用した高周波終端回路の構成を示す。この回路は終端抵抗を介して信号回路

を電力源に接続したプリアップ型の終端回路である。

#### 【0125】

本実施形態に係る高周波終端回路は、ドライバ51、LILC52、抵抗53、レシーバ55、LILC56及びLILC57を有する。

ドライバ51は、第1の実施形態のドライバ51と同様であり、出力端子から信号電磁波を出力する。LILC52は一对の導体が誘電体を挟んで対向した四端子の線路構造の素子であり、特性インピーダンス $Z_0$ は、ドライバ51とLILC52とを接続する配線58aの特性インピーダンス $Z_5$ と比較して極めて小さく( $Z_0/Z_5 \div 0$ )設定されている。LILC52は、ドライバ51が出力するパルス電磁波の全ての周波数成分を対象周波数帯域に含む。LILC52の端子52aは、抵抗53を介してそれぞれLILC56の端子56bに接続されている。また、端子52bは開放されている。また、端子52cはドライバ51の出力端子に接続されており、端子52dはレシーバ55のゲート端子に接続されている。抵抗53は、LILC52においてパルス信号波が反射しないよう終端させるための抵抗(終端抵抗)であり、そのインピーダンスはドライバ51とLILC52とを接続する配線58aのインピーダンスと等しい。レシーバ55は、ゲート端子に入力された信号を電圧に変換するための素子である。LILC56、57は、不図示の電力源から供給される直流電圧 $V_{dc}$ の変動を抑え、パルス信号波からみた終端抵抗が一定値となるようにする素子である。

#### 【0126】

図29に、プリント基板上の配線パターンにLILC52を配置した状態を示す。端子52aは抵抗53を介してLILC56の端子56bに接続された配線パターン50aと接続されており、端子52bは開放されている。端子52cは、ドライバ51の出力端子と接続された配線パターン50cに接続されている。端子52dは、レシーバ55のゲート端子に接続された配線パターン50dと接続されている。

#### 【0127】

この終端回路においては、LILC52に接続された終端抵抗53は、LILC56の端子56bに接続されており、端子56bと対向する端子56dはグラ

ンドに接続されている。L I L C 5 6 は低インピーダンスであるため、抵抗 5 3 は高周波的にはグラウンドに接続されているものと見なすことができる。

#### 【0128】

高周波終端回路の動作について説明する。図 30 に、ドライバ 5 1 が出力したパルス信号波が高周波終端回路を伝わる状態を示す。(a) に示すように、ドライバ 5 1 から出力されたパルス信号波は、配線 5 8 a とグラウンドとを含む線路を介して L I L C 5 2 に到達する。L I L C 5 2 に到達したパルス信号波のうち周波数が高く L I L C 5 2 を線路と見なすことができる電磁波成分（高周波信号 5 a）は、配線 5 8 a のインピーダンスと L I L C 5 2 のインピーダンスとの不整合の影響を受ける。ここで、 $Z_0 / Z_5 \neq 0$  であるため高周波信号は L I L C 5 2 の内部に侵入することができない。しかし、本実施形態においては、端子 5 2 a に終端抵抗（抵抗 5 3）が接続されているため、(b) に示すように高周波信号は L I L C 5 2 の一對の導体のうち抵抗 5 3 を介してグラウンドに接続されていると見なされる導体とグラウンドを含む線路を介してレシーバ 5 5 側に伝搬する。(c) に示すように、レシーバ 5 5 側に伝搬した高周波信号 5 a は、導体 5 8 b とグラウンドとを含む線路を介してレシーバ 5 5 のゲート端子に入る。

#### 【0129】

一方、L I L C 5 2 に到達したパルス信号波のうち周波数が低い電磁波成分（低周波信号）は、配線 5 8 a のインピーダンスと L I L C 5 2 のインピーダンスとの不整合の影響を受けることなく L I L C 5 2 の内部に侵入できるため、(b) に示すように L I L C 5 2 の誘電体の部分を通してレシーバ 5 5 側に伝搬し、(c) に示すように導体 5 8 b とグラウンドとを含む線路を介してレシーバ 5 5 のゲート端子に入る。また、直流信号は、L I L C 5 2 の一對の導体のうち抵抗 5 3 が接続されていない一方（端子 5 2 a 及び端子 5 2 b を備える導体）を通してレシーバ 5 5 側に透過し、配線 5 8 b を通ってレシーバ 5 5 のゲート端子に入る。

#### 【0130】

このため、ドライバ 5 1 が出力したパルス信号波の全ての周波数成分がレシーバ 5 5 のゲート端子に入力されることとなり、ドライバ 5 1 が発したパルス信号

波の波形がレシーバ55のゲート端子に入力信号において忠実に再現される。よって、レシーバ55はドライバ51が出力したパルス信号と同一の波形の信号波に基づいて作動する。

#### 【0131】

第9の実施形態と同様に、本実施形態に係る高周波終端回路においては、広い周波数帯域に亘って所定値以下のインピーダンスを示すLILCの端子に終端抵抗が接続されており、これによってパルス信号の全ての周波数成分が整合終端されるため、一部の周波数成分が終端されずにリングングを発生させ、レシーバを作動させてしまうことが無くなる。また、終端抵抗は、ドライバとは直流電流的には絶縁されているため、ドライバがHiやLowの信号を出力しつづけても、終端抵抗に直流電流が流れることはなく、電力を無駄に消費しない。

#### 【0132】

##### 〔第13の実施形態〕

本発明を好適に実施した第13の実施形態について説明する。図31に本発明を適用した高周波終端回路の構成を示す。この回路は終端抵抗を介して信号回路を電力源に接続したプルアップ型の終端回路であり、端子52aが開放され、端子52bが抵抗54を介してLILC56の端子56bに接続されている他は第12の実施形態と同様である。抵抗54のインピーダンスは、LILC54とレシーバ55とを接続する配線58bのインピーダンスと等しい。

#### 【0133】

図32に、プリント基板上の配線パターンにLILC42を配置した状態を示す。端子52aは開放されており、端子52bは抵抗54を介してLILC56の端子56bに接続された配線パターン50bと接続されている。端子52cは、ドライバ51の出力端子と接続された配線パターン50cに接続されている。端子52dは、レシーバ55のゲート端子に接続された配線パターン50dと接続されている。

#### 【0134】

この終端回路においては、LILC52に接続された終端抵抗54は、LILC56の端子56bに接続されており、端子56bと対向する端子56dはグラ

ンドに接続されている。L I L C 5 6 は低インピーダンスであるため、抵抗 5 4 はグラウンドに接続されているものと見なすことができる。

#### 【0135】

高周波終端回路の動作について説明する。ドライバ 5 1 が出力したパルス信号波が高周波終端回路を伝わる状態は、第 1 2 の実施形態と同様であり、ドライバ 5 1 が出力したパルス信号波の全ての周波数成分がレシーバ 5 5 のゲート端子に入力されることとなり、ドライバ 5 1 が発したパルス信号波の波形がレシーバ 5 5 のゲート端子に入力信号において忠実に再現される。よって、レシーバ 5 5 はドライバ 5 1 が出力したパルス信号と同一の波形の信号波に基づいて作動する。

#### 【0136】

第 9 の実施形態と同様に、本実施形態に係る高周波終端回路においては、広い周波数帯域に亘って所定値以下のインピーダンスを示す L I L C の端子に終端抵抗が接続されており、これによってパルス信号の全ての周波数成分が整合終端されるため、一部の周波数成分が終端されずにリングングを発生させ、レシーバを作動させてしまうことが無くなる。また、終端抵抗は、ドライバとは直流電流的には絶縁されているため、ドライバが H i や L o w の信号を出力しつづけても、終端抵抗に直流電流が流れることはなく、電力を無駄に消費しない。

#### 【0137】

##### 〔第 1 4 の実施形態〕

本発明を好適に実施した第 1 4 の実施形態について説明する。図 3 3 に本発明を適用した高周波終端回路の構成を示す。この回路は終端抵抗を介して信号回路を電力源に接続したプルアップ型の終端回路であり、端子 5 2 b が抵抗 5 4 を介してグラウンドに接続されている他は第 1 2 の実施形態と同様である。抵抗 5 4 のインピーダンスは、L I L C 5 4 とレシーバ 5 5 とを接続する配線 5 8 b のインピーダンスと等しい。

#### 【0138】

図 3 4 に、プリント基板上の配線パターンに L I L C 5 2 を配置した状態を示す。端子 5 2 a はコイル 5 3 を介して L I L C 5 6 の端子 5 6 b に接続された配線パターン 5 0 a と接続されている。端子 5 2 b は、コイル 5 4 を介して L I L



C56の端子56bに接続された配線パターン50bに接続されている。端子52cは、ドライバ51の出力端子と接続された配線パターン50cに接続されている。端子52dは、レシーバ55のゲート端子に接続された配線パターン50dと接続されている。

#### 【0139】

本実施形態に係る高周波終端回路の動作は、第12の実施形態及び第13の実施形態とほぼ同様であるが、LIC52の入り口側及び出口側の両方に終端抵抗が接続されているため、ドライバ51が出力するパルス電磁波をより確実に終端することが可能となる。

#### 【0140】

なお、上記実施形態は本発明の好適な実施の一例であり本発明はこれらに限定されることはない。

例えば、上記実施形態においては、LPF回路やHPF回路は一次の構成を例に説明を行ったが、高次のLPF回路やHPF回路に本発明を適用することも可能である。

また、上記の実施形態においては、終端抵抗をプルアップ又はプルダウンして接続する場合を例に説明を行ったが、電源及びグランドの両方に終端抵抗を接続してテブナン接続としても良い。

また、ドライバやレシーバなどは上記各実施形態に示した構成に限定されることはない。

このように、本発明は様々な変形が可能である。

#### 【0141】

##### 【発明の効果】

以上の説明によって明らかなように、本発明によれば、広い周波数帯域に亘って所望の回路特性が得られる広帯域回路を少ない回路素子数で構成できる。

##### 【図面の簡単な説明】

#### 【図1】

本発明を好適に実施した第1の実施形態に係るLPF回路の構成を示す図である。

**【図 2】**

L I L C の構造の一例を示す図である。

**【図 3】**

第 1 の実施形態に係る L P F 回路に適用される L I L C の実装例を示す図である。

**【図 4】**

第 1 の実施形態に係る L P F 回路中をパルス信号波が伝わる過程を説明するための図である。

**【図 5】**

第 1 の実施形態に係る L P F 回路の透過特性を示す図である。

**【図 6】**

本発明を好適に実施した第 2 の実施形態に係る L P F 回路の構成を示す図である。

**【図 7】**

第 2 の実施形態に係る L P F 回路の透過特性を示す図である。

**【図 8】**

本発明を好適に実施した第 3 の実施形態に係る L P F 回路の構成を示す図である。

**【図 9】**

本発明を好適に実施した第 4 の実施形態に係る H P F 回路の構成を示す図である。

**【図 10】**

第 4 の実施形態に係る H P F 回路に適用される L I L C の実装例を示す図である。

**【図 11】**

第 4 の実施形態に係る H P F 回路中をパルス信号波が伝わる過程を説明するための図である。

**【図 12】**

第 4 の実施形態に係る H P F 回路の透過特性を示す図である。

**【図 13】**

本発明を好適に実施した第5の実施形態に係るHPF回路の構成を示す図である。

**【図 14】**

第5の実施形態に係るHPF回路に適用されるLILCの実装例を示す図である。

**【図 15】**

本発明を好適に実施した第6の実施形態に係るHPF回路の構成を示す図である。

**【図 16】**

第6の実施形態に係るHPF回路に適用されるLILCの実装例を示す図である。

**【図 17】**

本発明を好適に実施した第7の実施形態に係るBPF回路の構成を示す図である。

**【図 18】**

第7の実施形態に係るBPF回路の動作を説明するための図である。(a)は、パルス信号波のスペクトルを示す。(b)は、HPFの透過特性を示す。(c)は、LPFの透過特性を示す。(d)は、BPF回路の透過特性を示す。

**【図 19】**

本発明を好適に実施した第8の実施形態に係るBEF回路の構成を示す図である。

**【図 20】**

第8の実施形態に係るBEF回路の動作を説明するための図である。(a)は、パルス信号波のスペクトルを示す。(b)は、HPFの透過特性を示す。(c)は、LPFの透過特性を示す。(d)は、BEF回路の透過特性を示す。

**【図 21】**

本発明を好適に実施した第9の実施形態に係る高周波終端回路の構成を示す図である。

**【図 2 2】**

第 9 の実施形態に係る高周波終端回路に適用される L I L C の実装例を示す図である。

**【図 2 3】**

第 9 の実施形態に係る高周波回路中をパルス信号波が伝わる過程を説明するための図である。

**【図 2 4】**

本発明を好適に実施した第 1 0 の実施形態に係る高周波終端回路の構成を示す図である。

**【図 2 5】**

第 1 0 の実施形態に係る高周波終端回路に適用される L I L C の実装例を示す図である。

**【図 2 6】**

本発明を好適に実施した第 1 1 の実施形態に係る高周波終端回路の構成を示す図である。

**【図 2 7】**

第 1 1 の実施形態に係る高周波終端回路に適用される L I L C の実装例を示す図である。

**【図 2 8】**

本発明を好適に実施した第 1 2 の実施形態に係る高周波終端回路の構成を示す図である。

**【図 2 9】**

第 1 2 の実施形態に係る高周波終端回路に適用される L I L C の実装例を示す図である。

**【図 3 0】**

第 1 2 の実施形態に係る高周波終端回路中をパルス信号波が伝わる過程を説明するための図である。

**【図 3 1】**

本発明を好適に実施した第 1 3 の実施形態に係る高周波終端回路の構成を示す

図である。

【図 3 2】

第 1 3 の実施形態に係る高周波終端回路に適用される L I L C の実装例を示す図である。

【図 3 3】

本発明を好適に実施した第 1 4 の実施形態に係る高周波終端回路の構成を示す図である。

【図 3 4】

第 1 4 の実施形態に係る高周波終端回路に適用される L I L C の実装例を示す図である。

【図 3 5】

線路構造の一例を示す図である。

【図 3 6】

線路構造素子のインピーダンスと周波数との関係を示す図である。

【図 3 7】

寄生素子を含んだコンデンサの等価回路及びその周波数特性を示す図である。

【図 3 8】

三端子フィルタ回路の構成を示す図である。

【図 3 9】

三端子フィルタ回路の透過特性を示す図である。

【図 4 0】

寄生素子を含んだコイルの等価回路及びその周波数特性を示す図である。

【符号の説明】

1 a、2 a、4 a、5 a 高周波信号

1 b、2 b、4 b、5 b 低周波信号

1 c、4 c、5 c 直流信号

10 a、10 b、10 c、10 d、20 a、20 c、20 d、30 a、30 b、  
30 c、30 d、40 a、40 b、40 c、40 d、50 a、50 b、50 c、  
50 d 配線パターン

11、21、31、41、51 ドライバ

12、23、24、322、332 コイル

13、22、42、46、47、52、56、57、321、331 LIL

C

13a、13b、13c、13d、22a、22b、22c、22d、42a  
、42b、42c、42d、46a、46b、46c、46d、52a、52b  
、52c、52d、56a、56b、56c、56d、57a、57b、57c  
、57d、321a、321b、321c、321d、322a、322b、3  
22c、322d LILCの端子

14、25、35、45、55 レシーバ

18a、18b、28a、28b、38a、38b、38c、38d、48a  
、48b、58a、58b 配線

19、43、44、53、54 抵抗

81a、81b 接地導体

82 信号伝送用導体

83、133 誘電体

111、112、211、212、311、312、411、412 インバ  
ータバッファ

111a、111b、112a、112b、211a、211b、212a、  
212b、311a、311b、312a、312b、411a、411b、4  
12a、412b、511a、511b、512a、512b トランジスタ

130 封止材

131 第1の導体

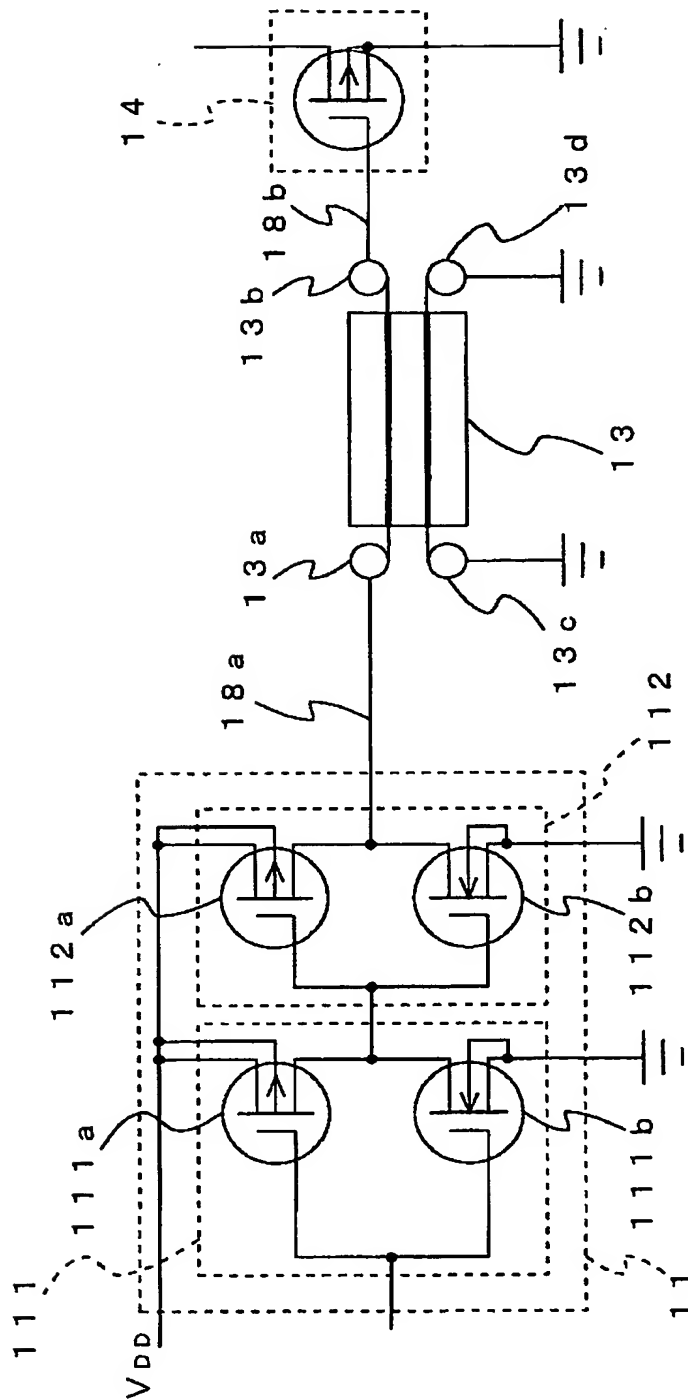
132 第2の導体



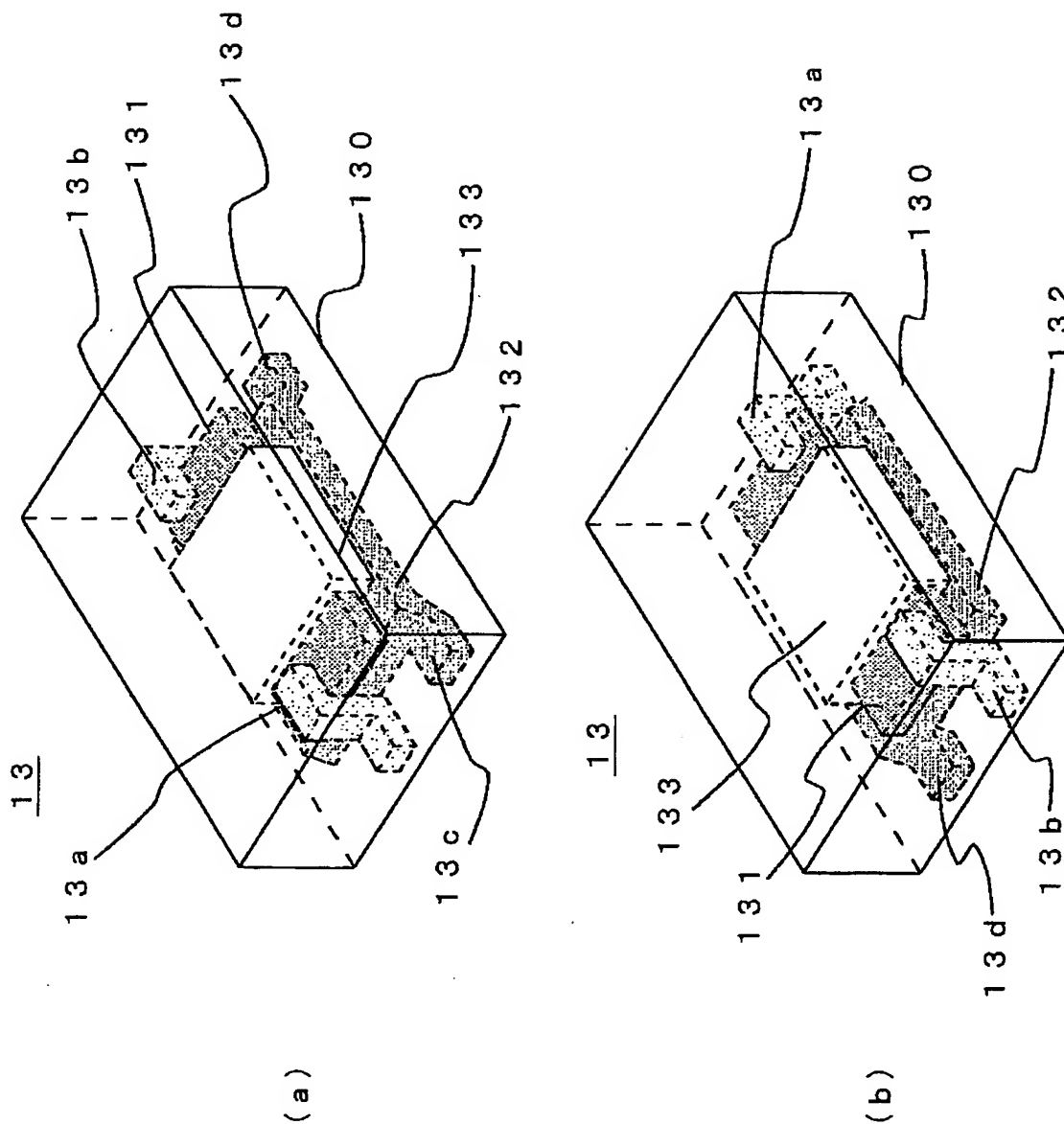
【書類名】

図面

【図 1】



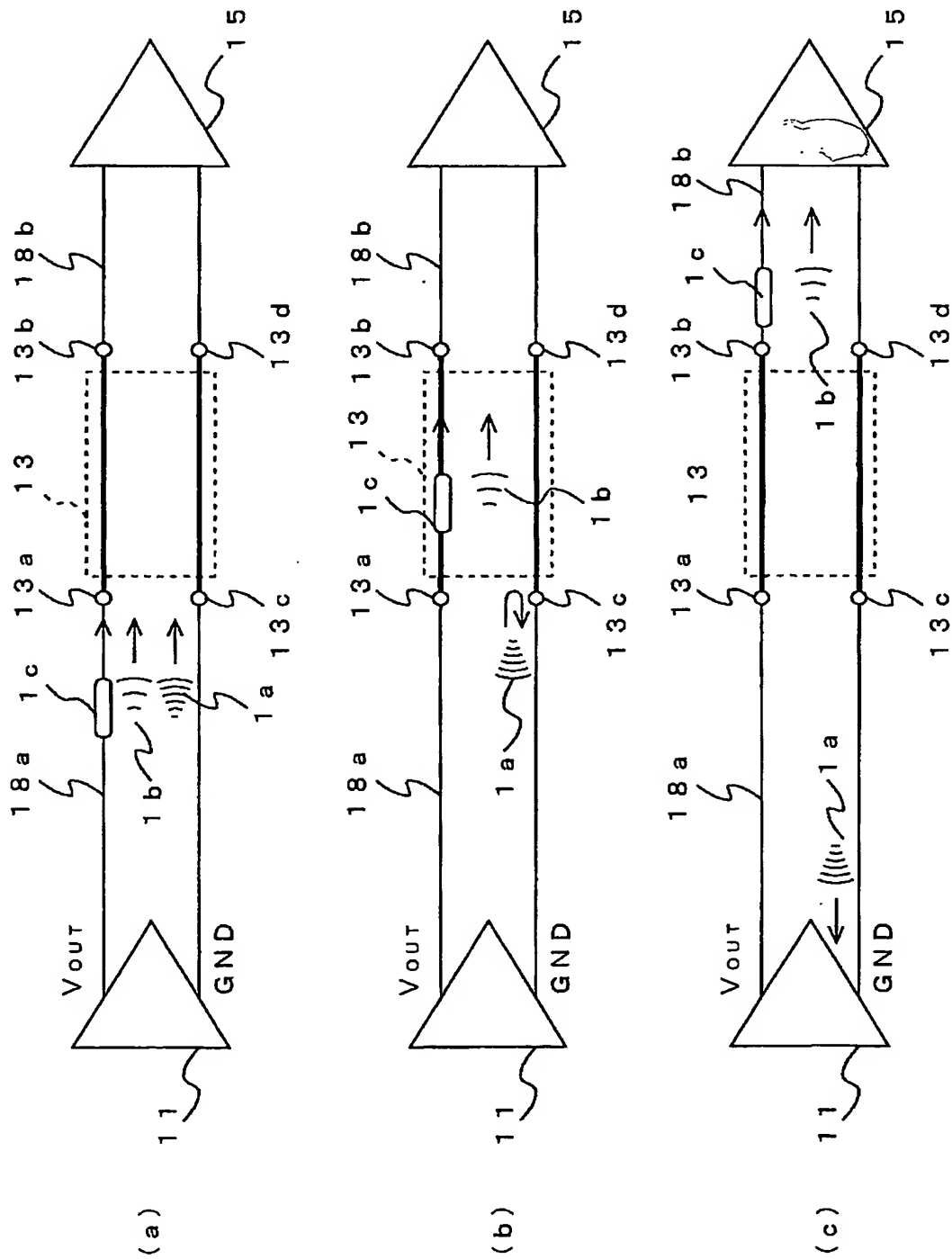
【図2】





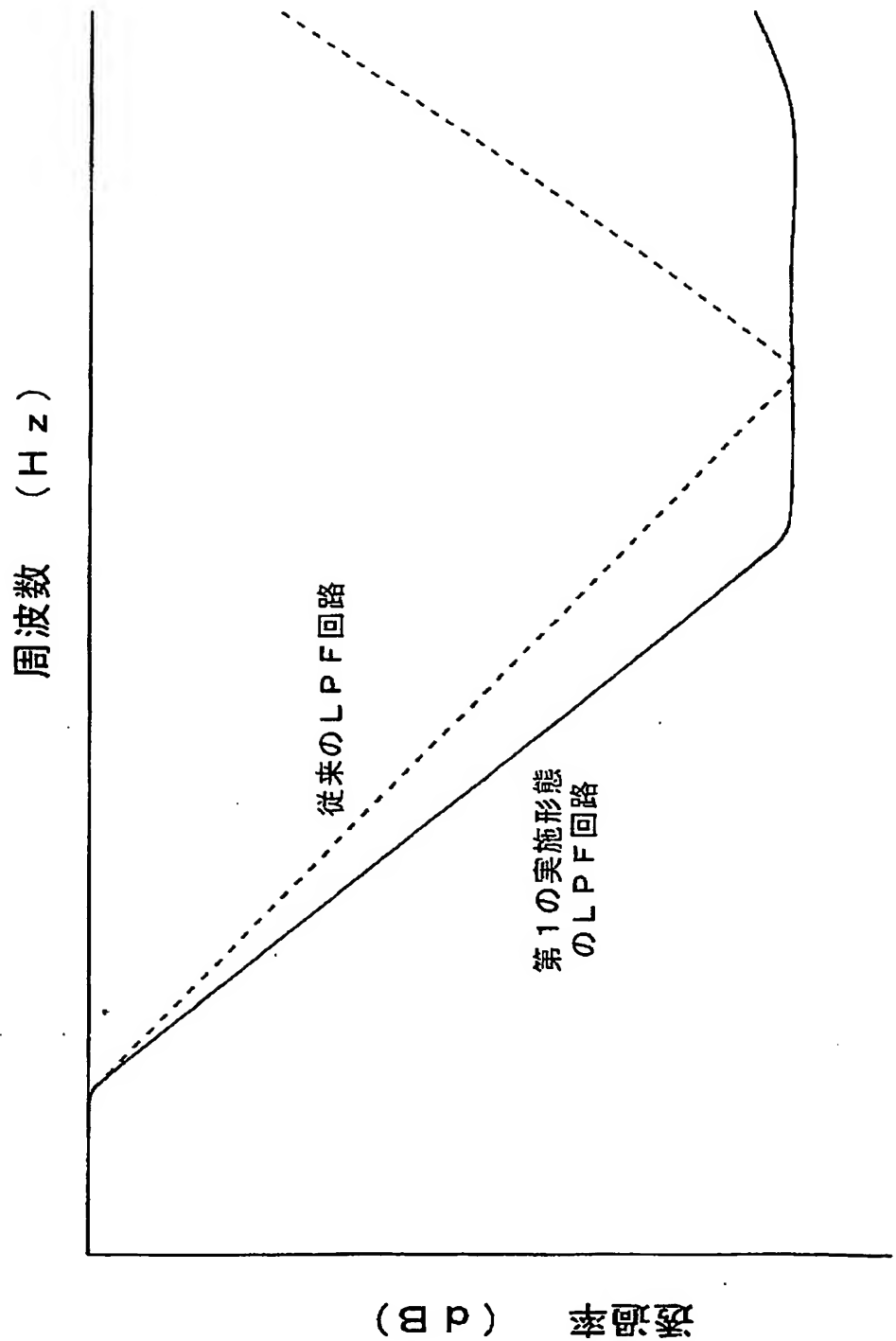


【図4】

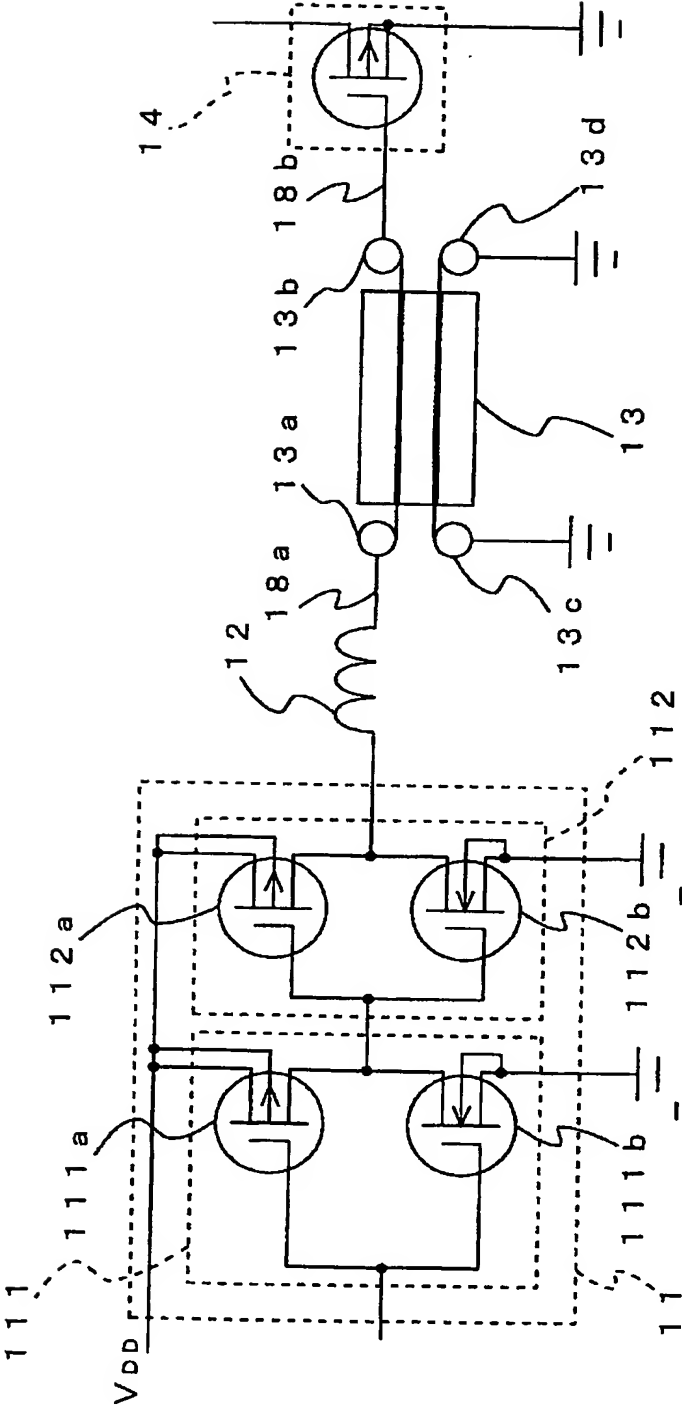




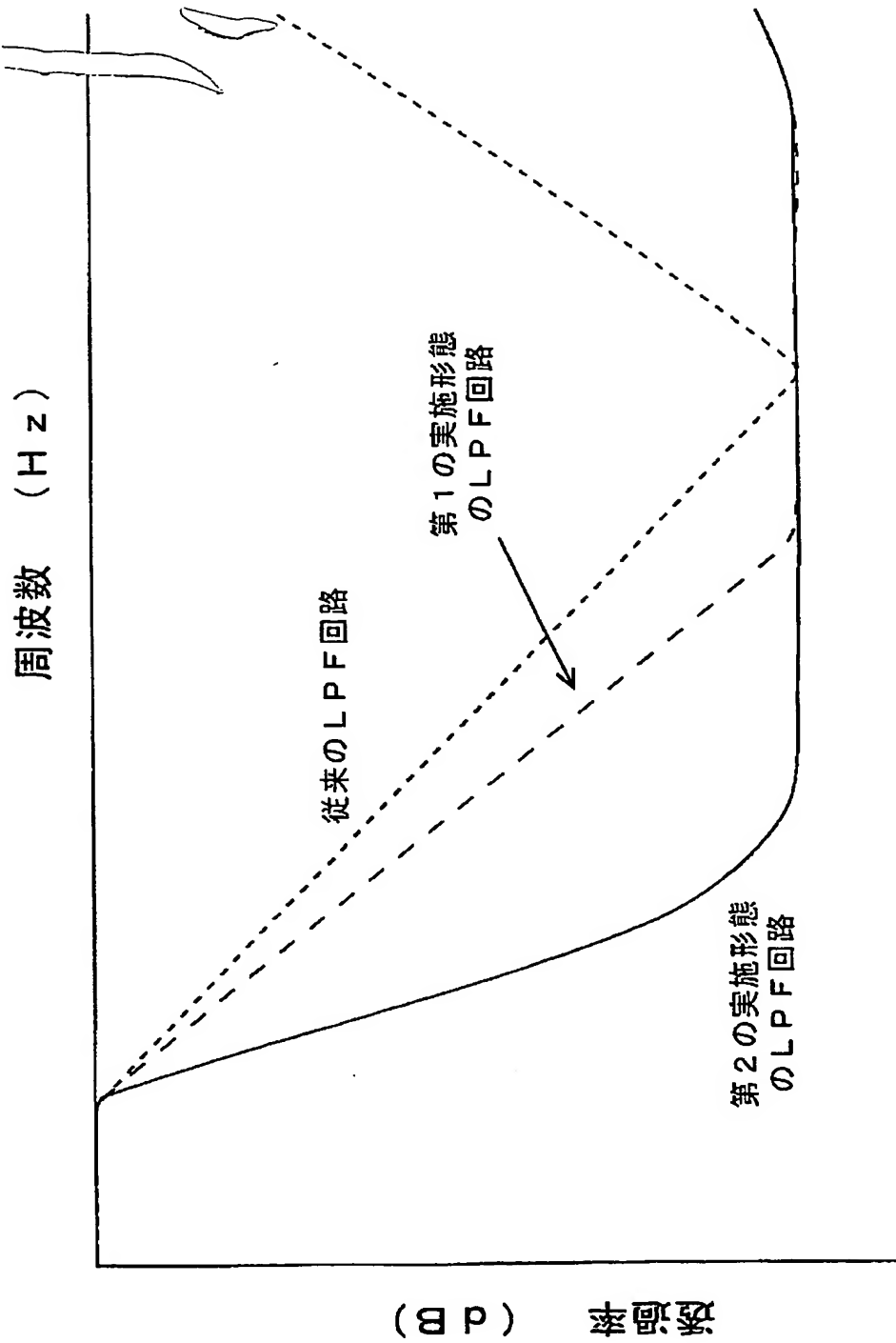
【図5】



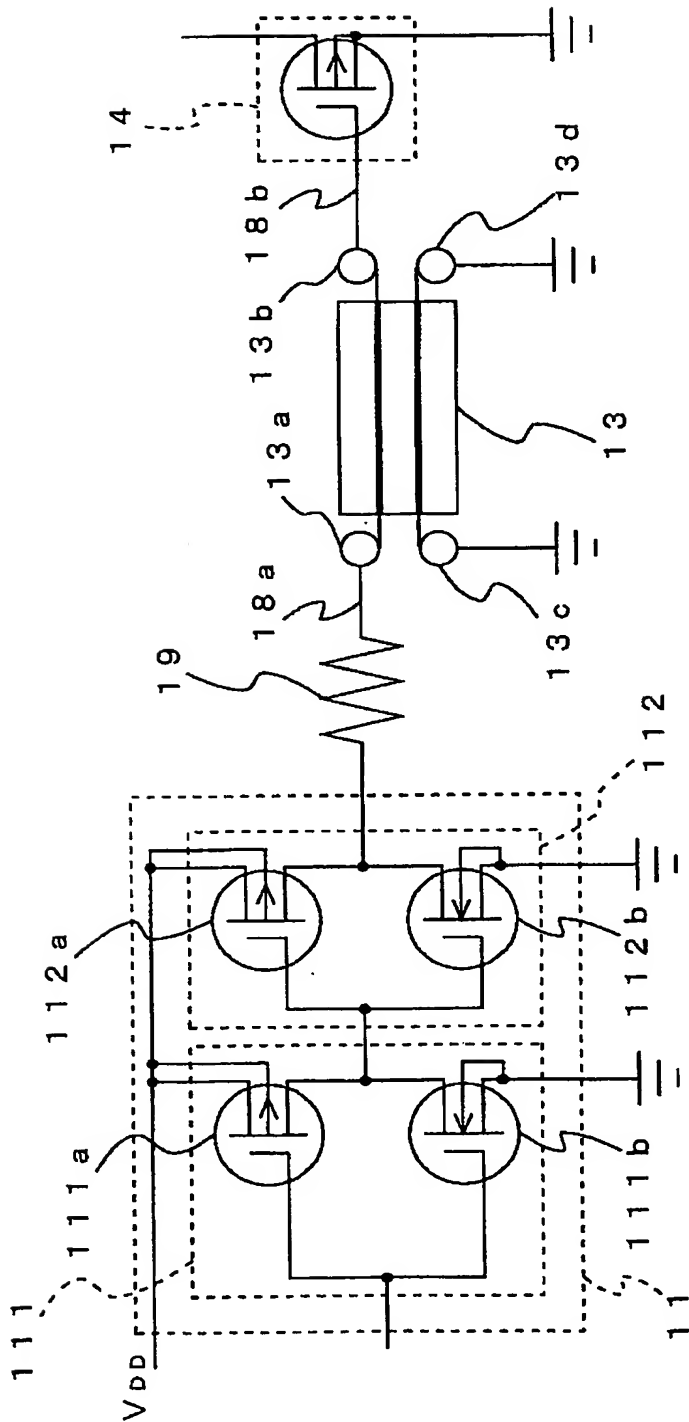
【図6】



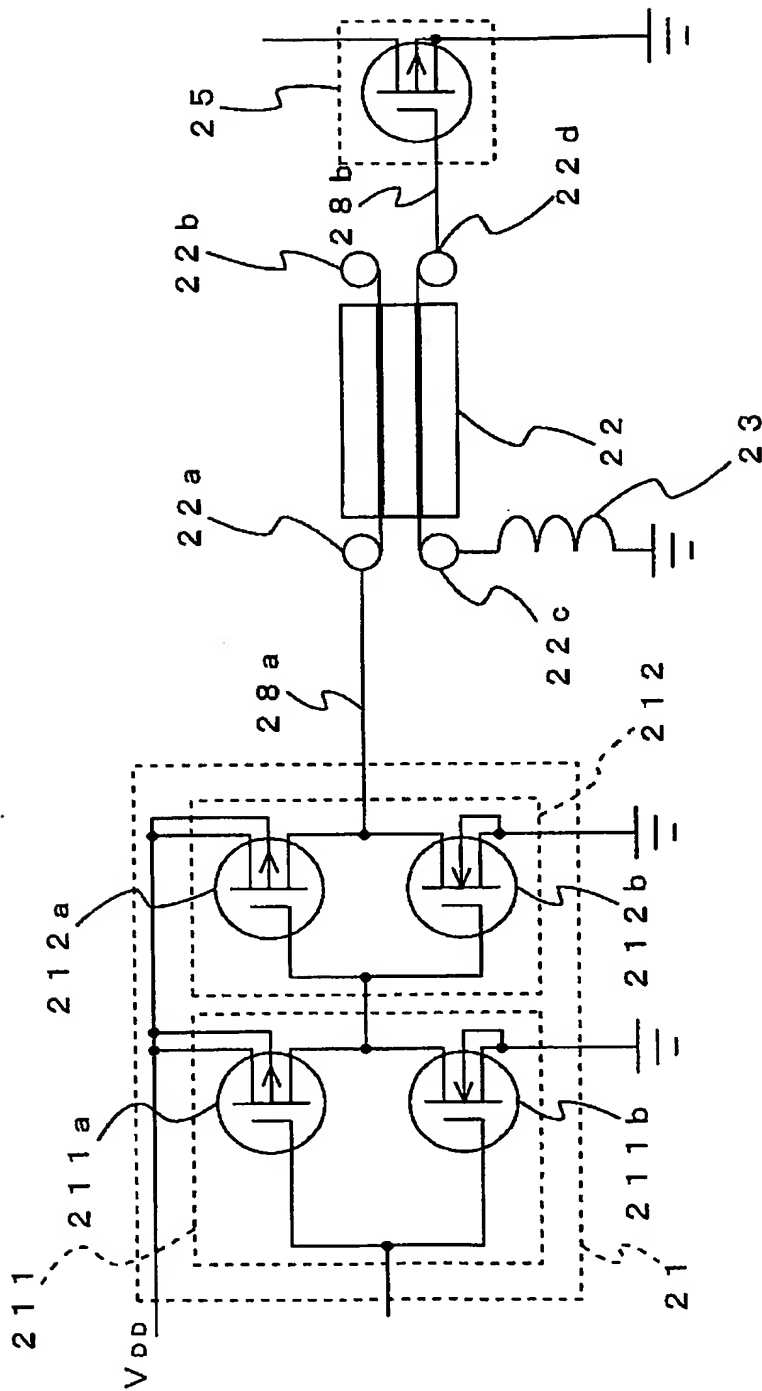
【図7】



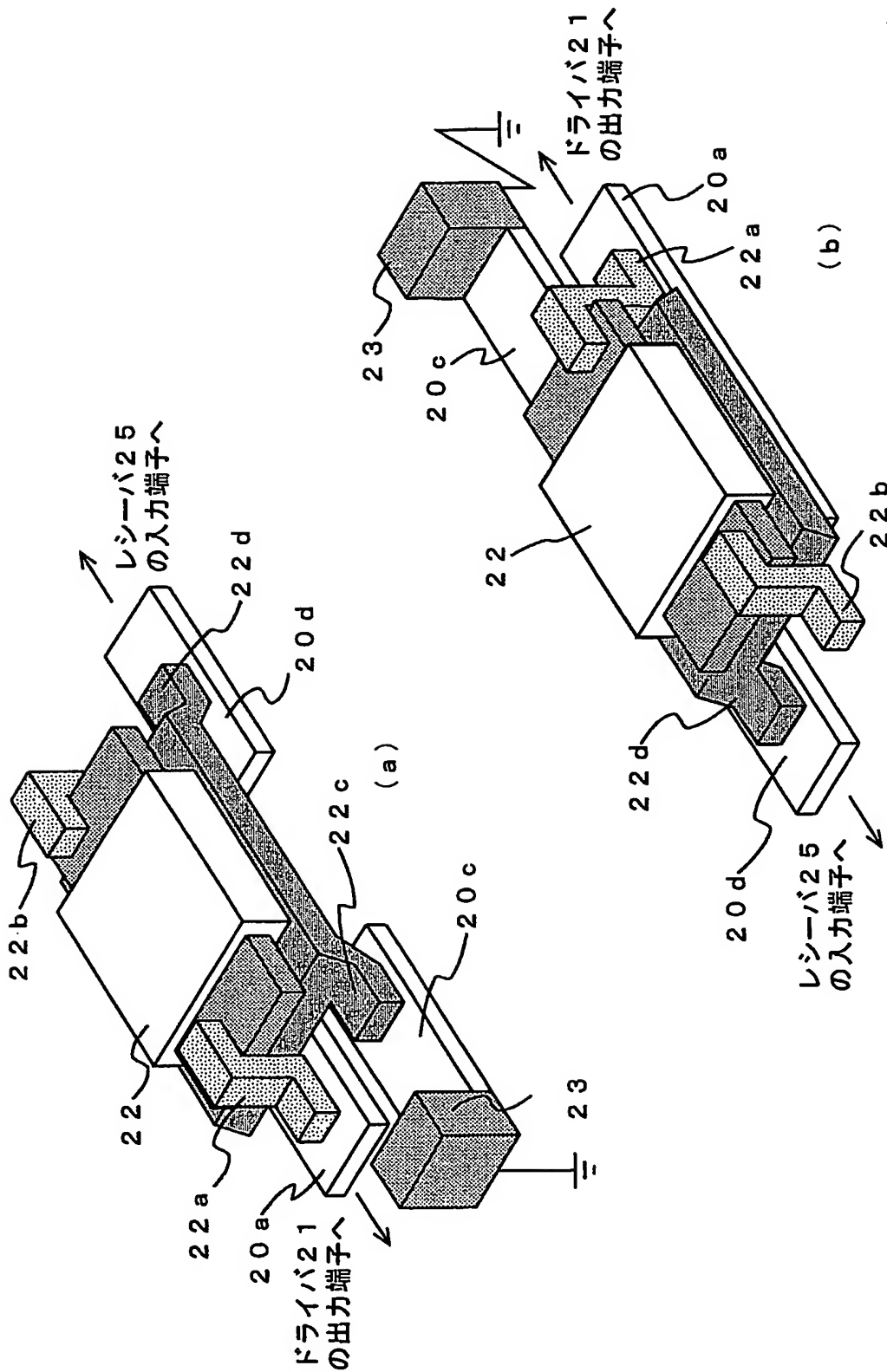
【図 8】



【図 9】

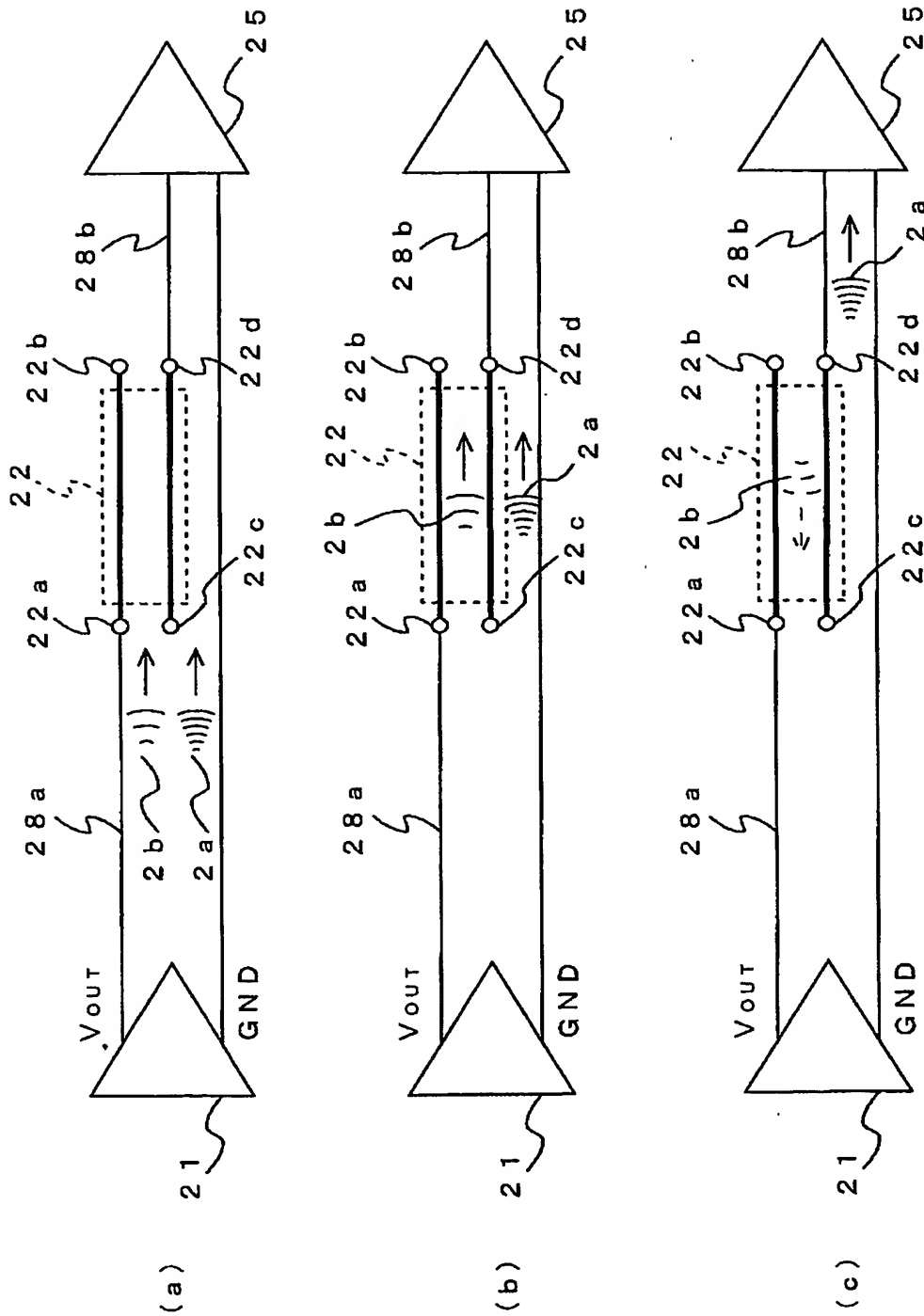


【図 10】

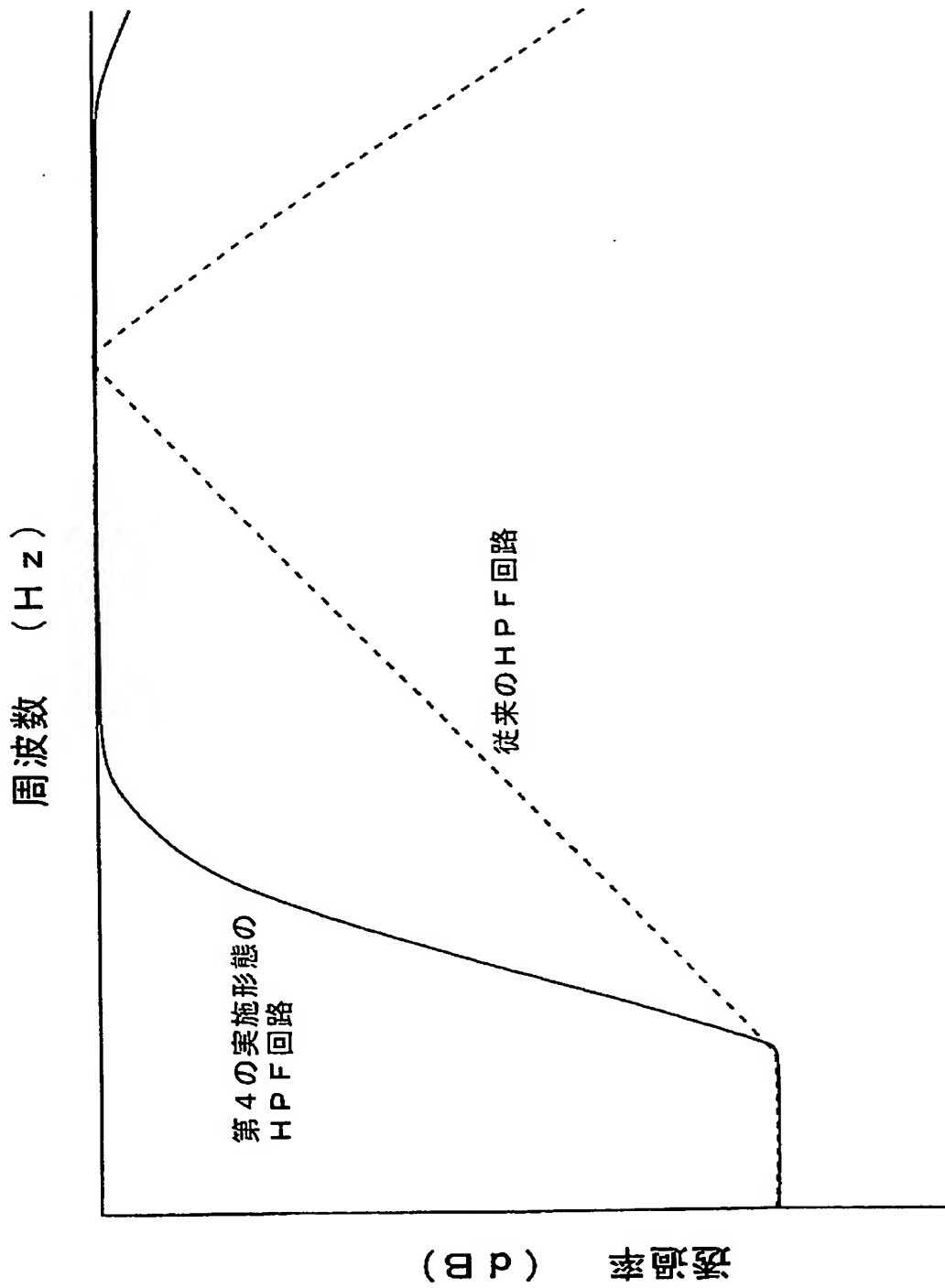




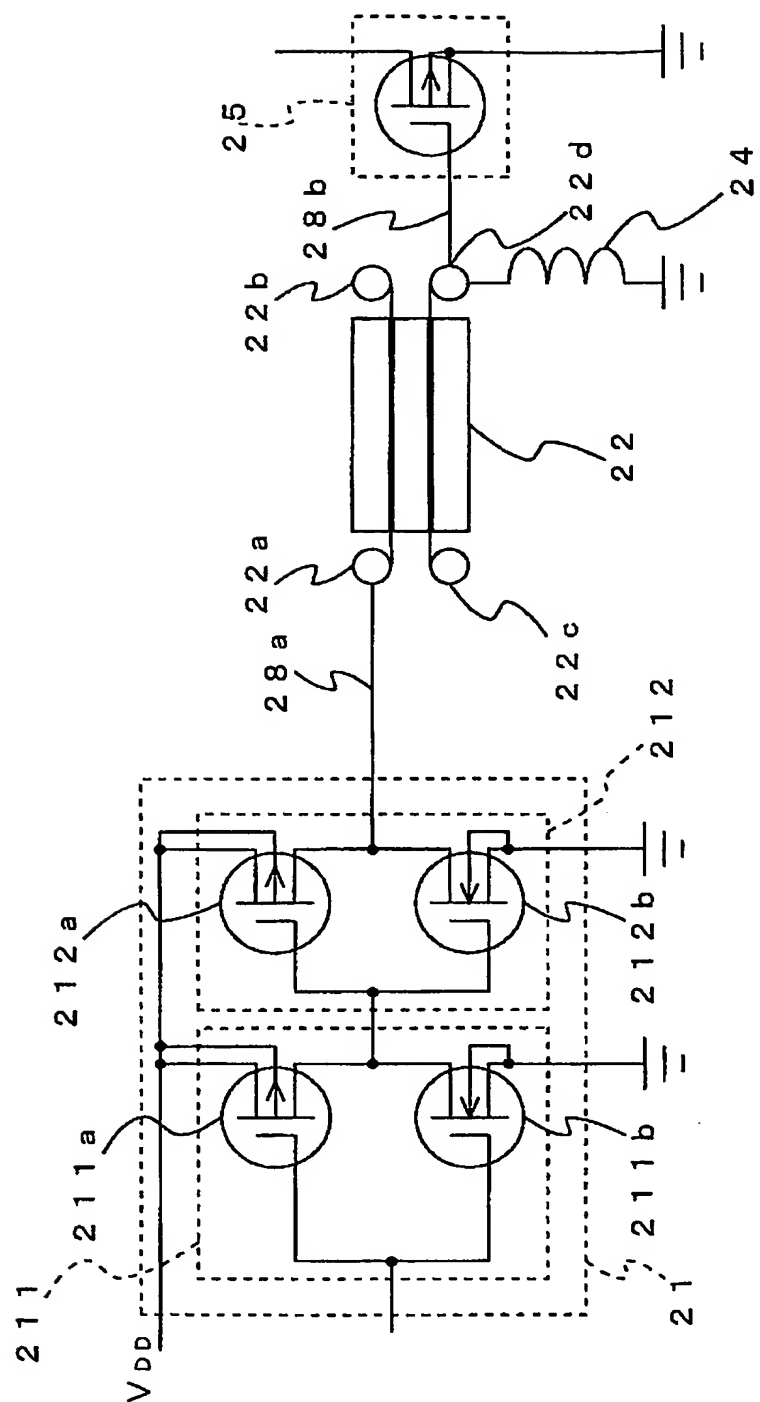
【図11】



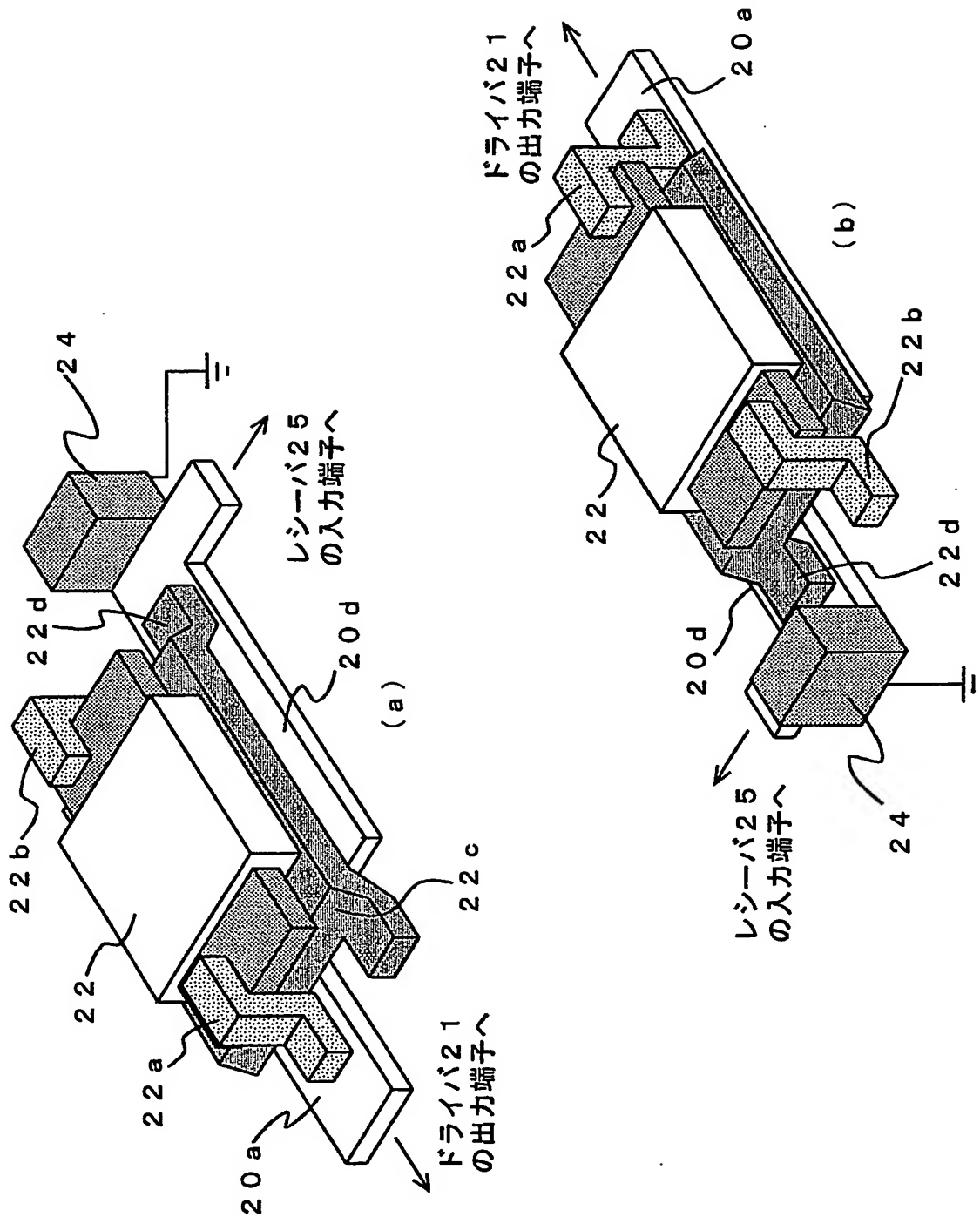
【図 12】



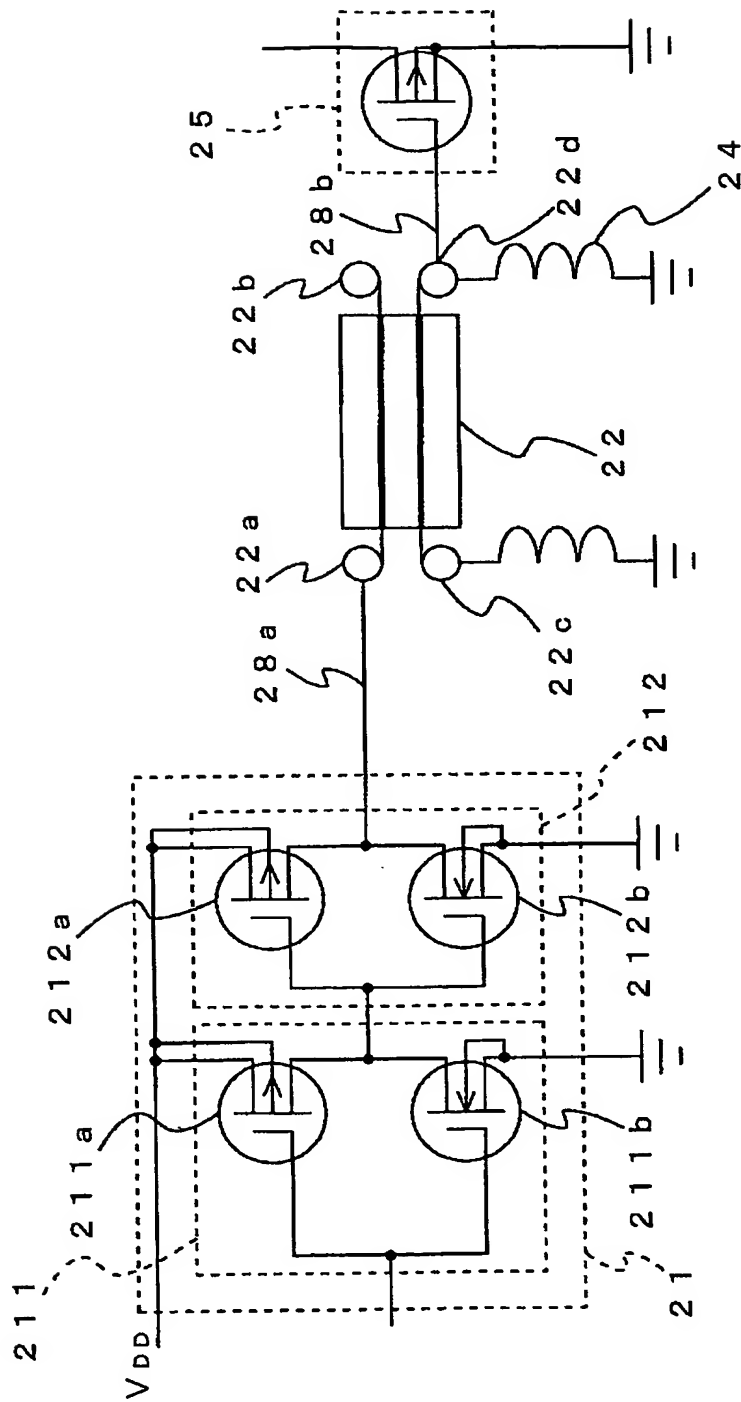
【図 13】



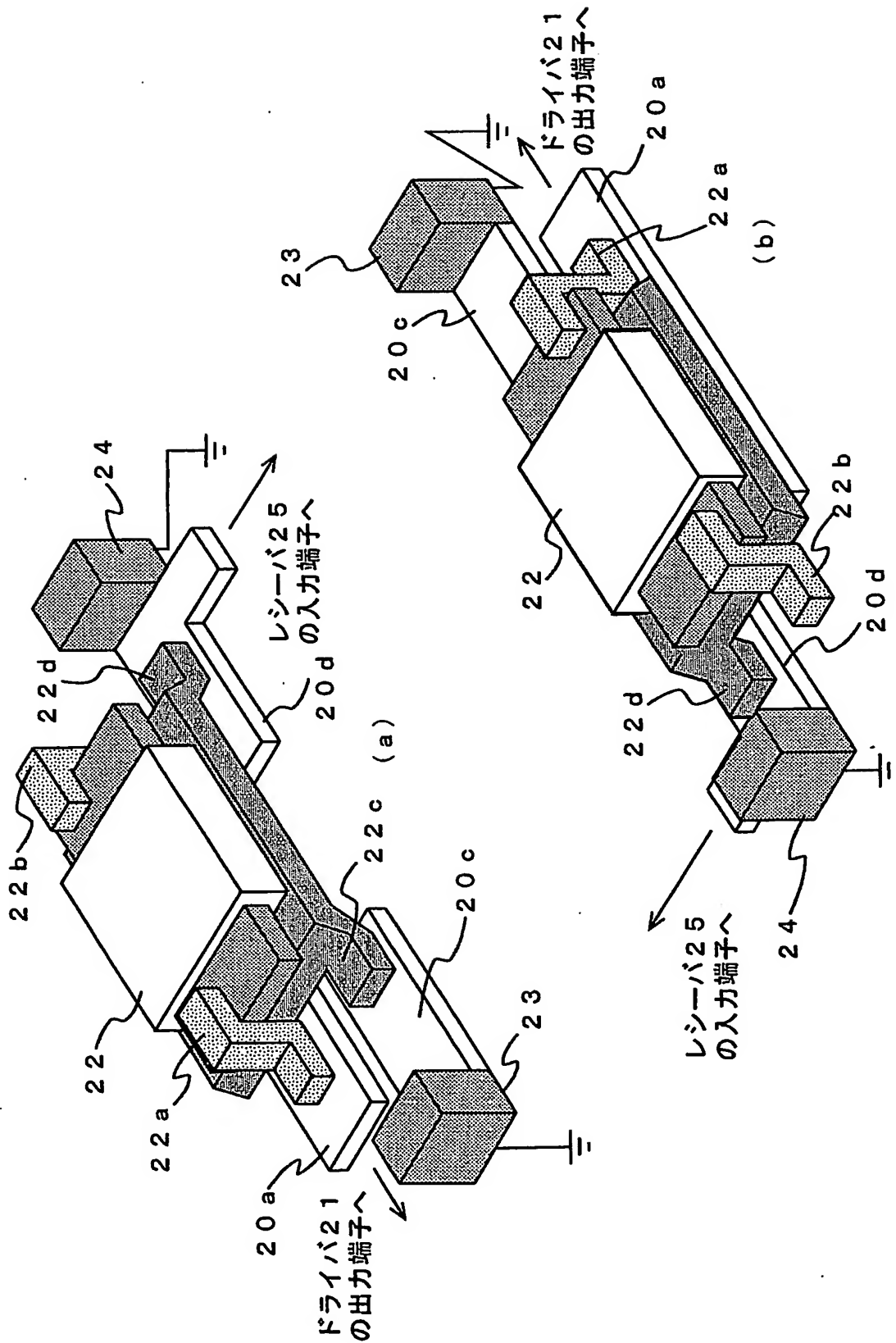
【図 14】



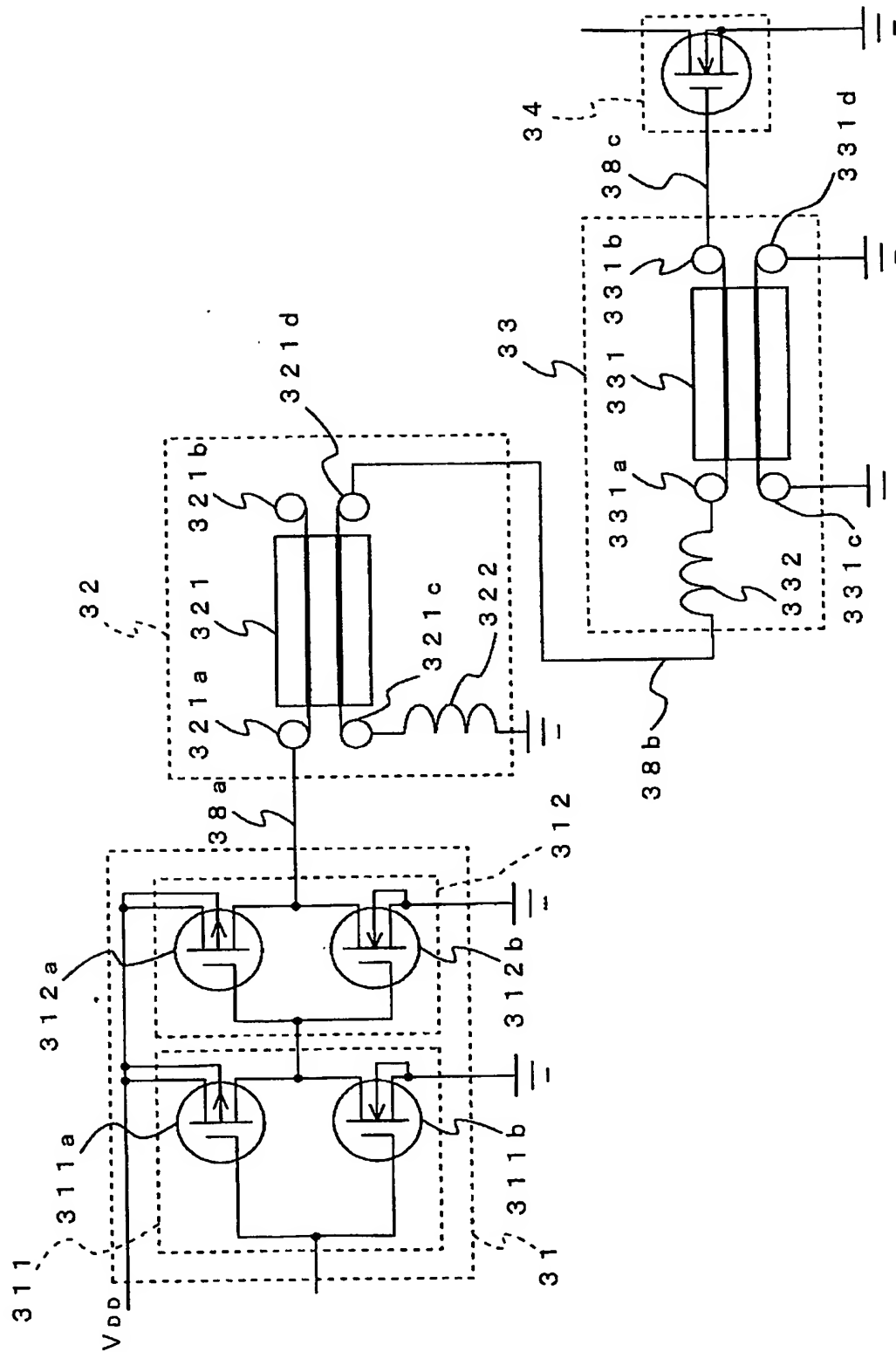
【図 15】



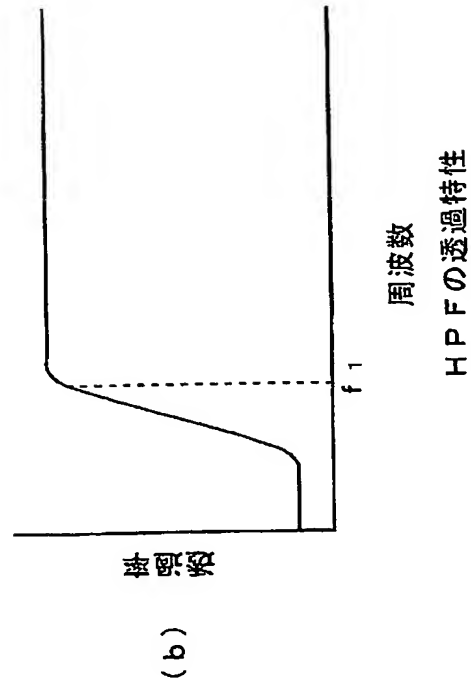
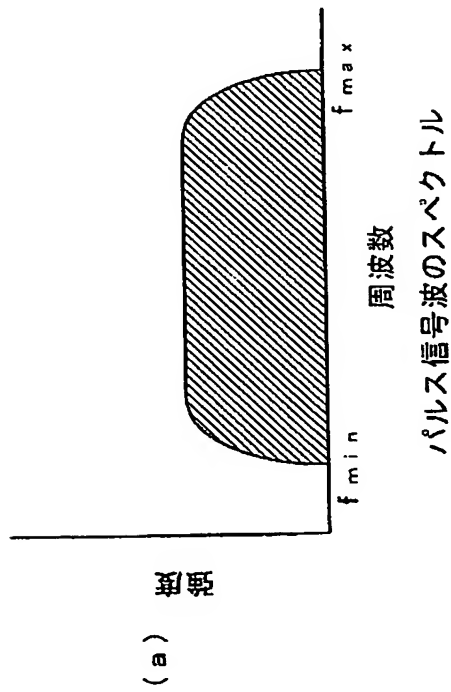
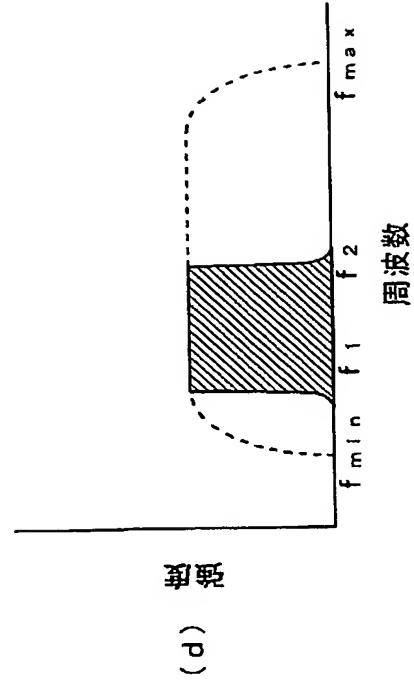
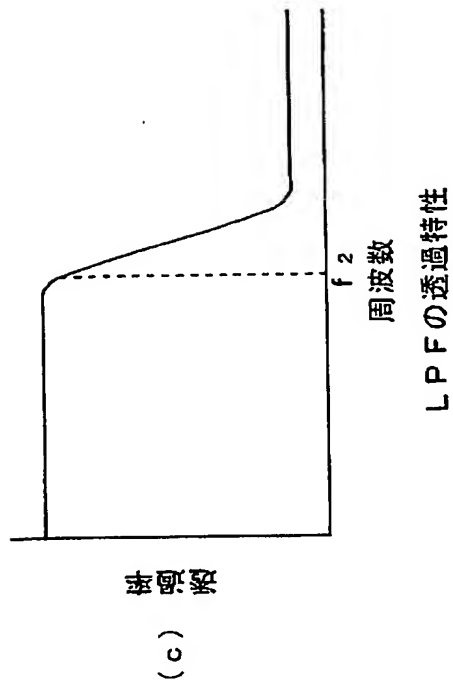
【図 16】



【図 17】

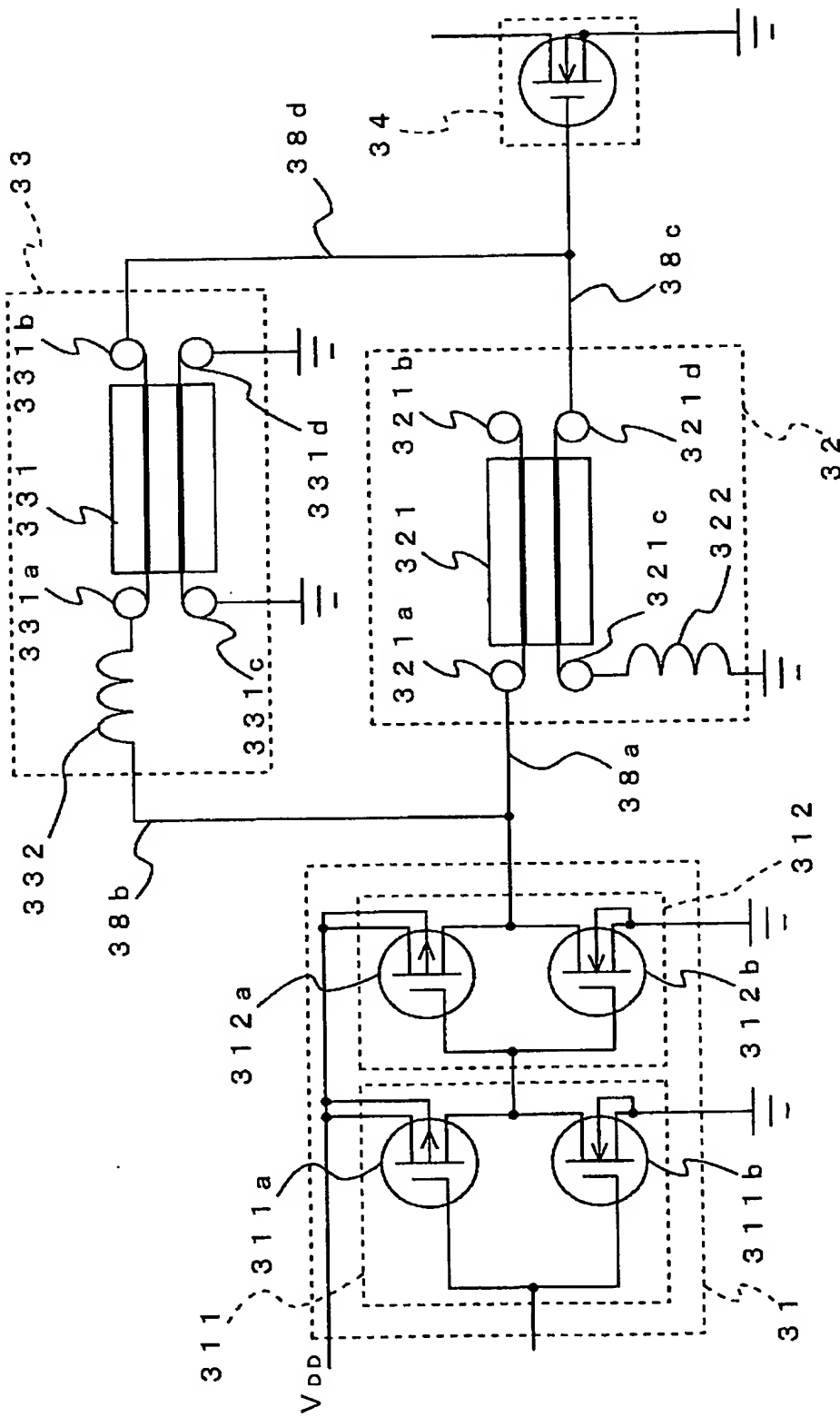


【図18】

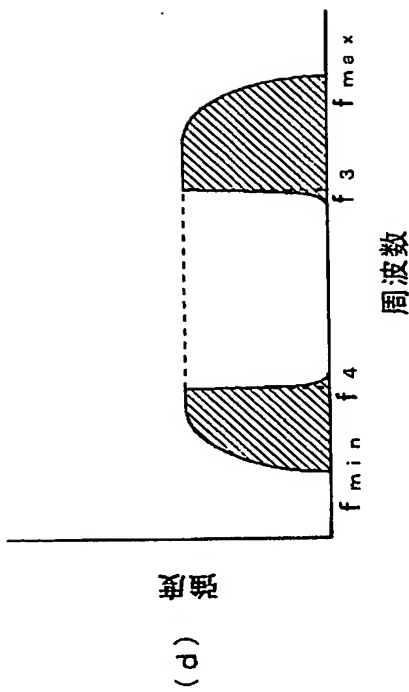
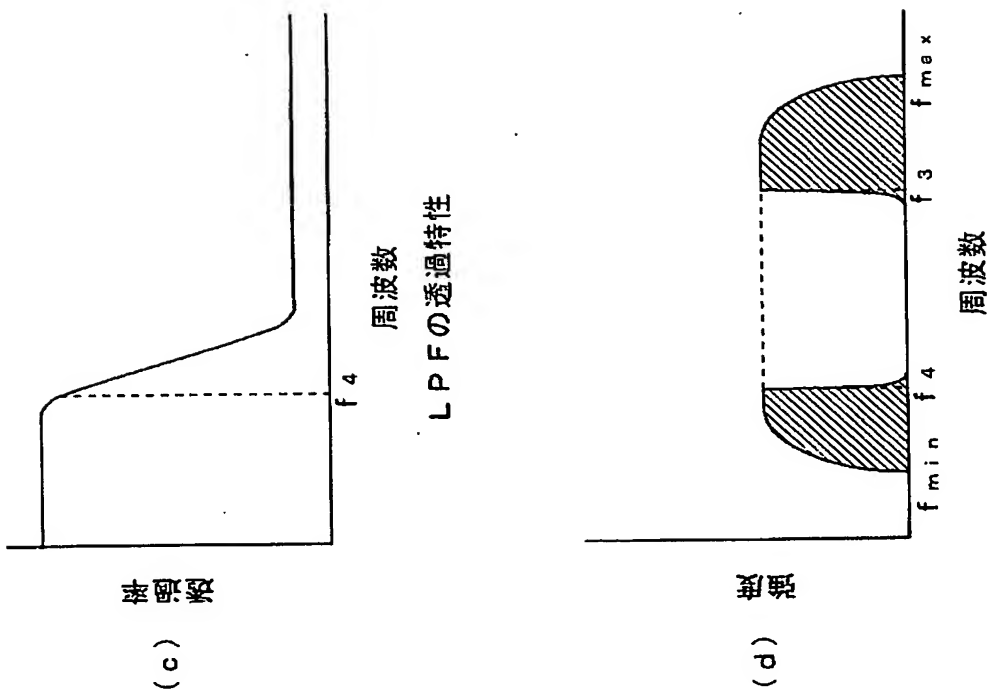




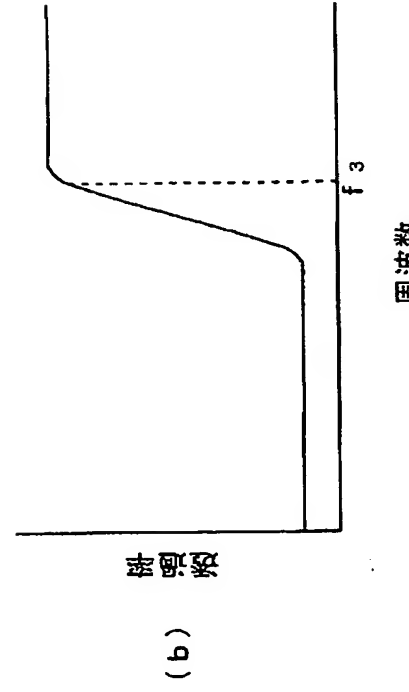
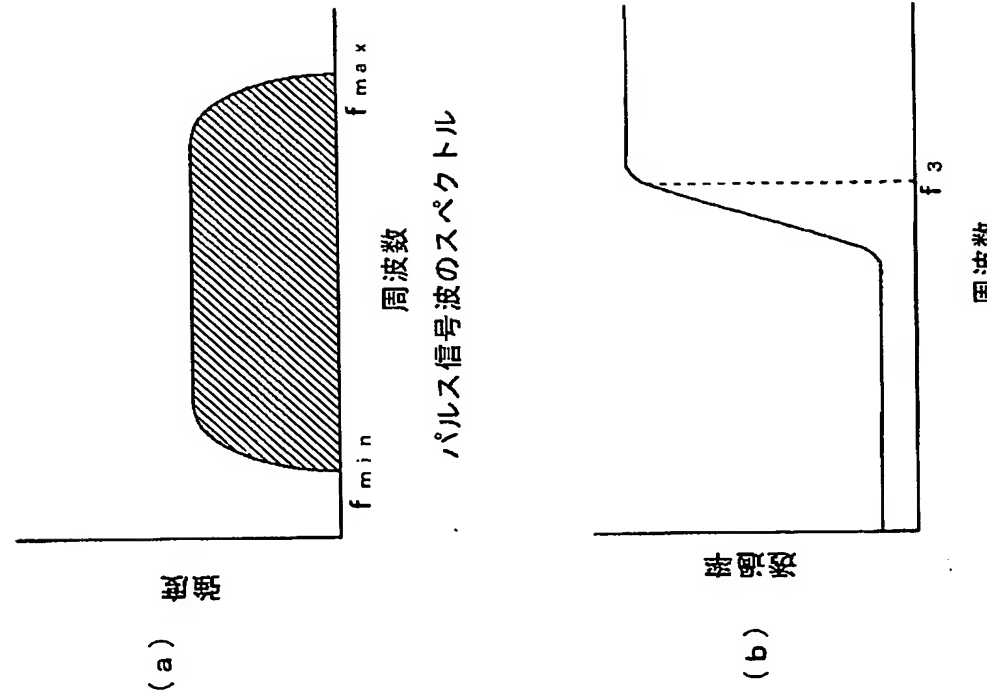
【図19】



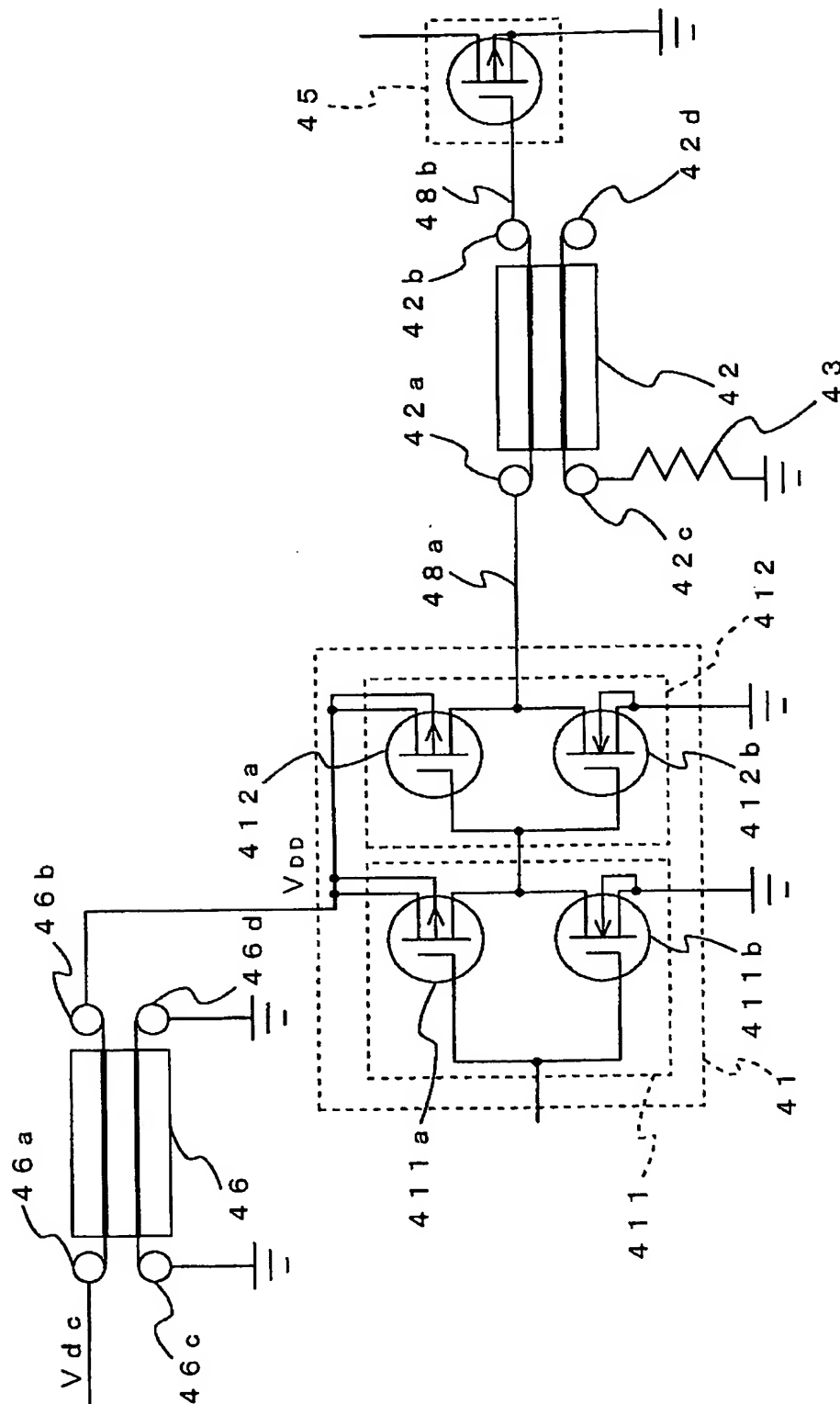
【図 20】



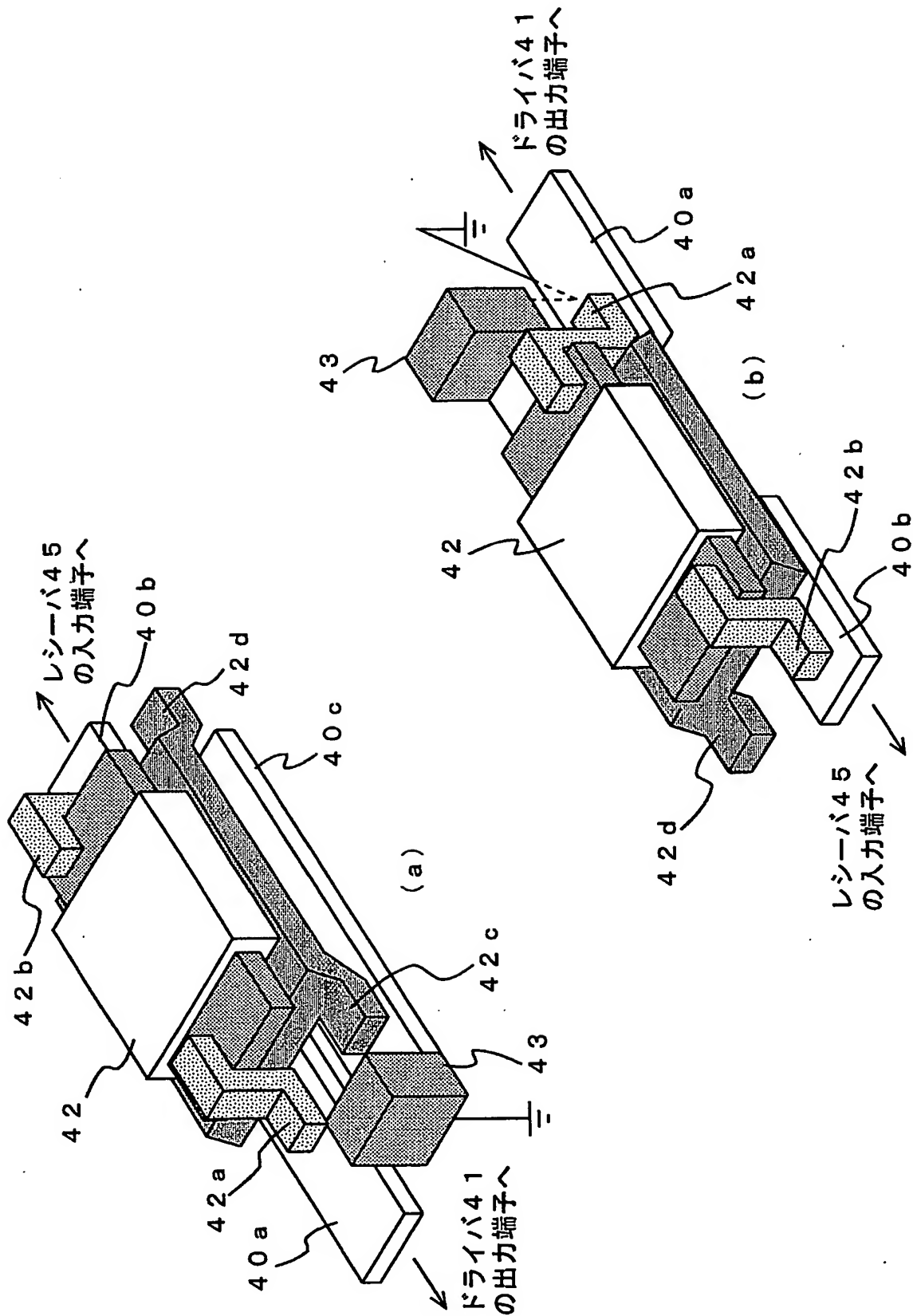
レーザーに入力される信号波のスペクトル



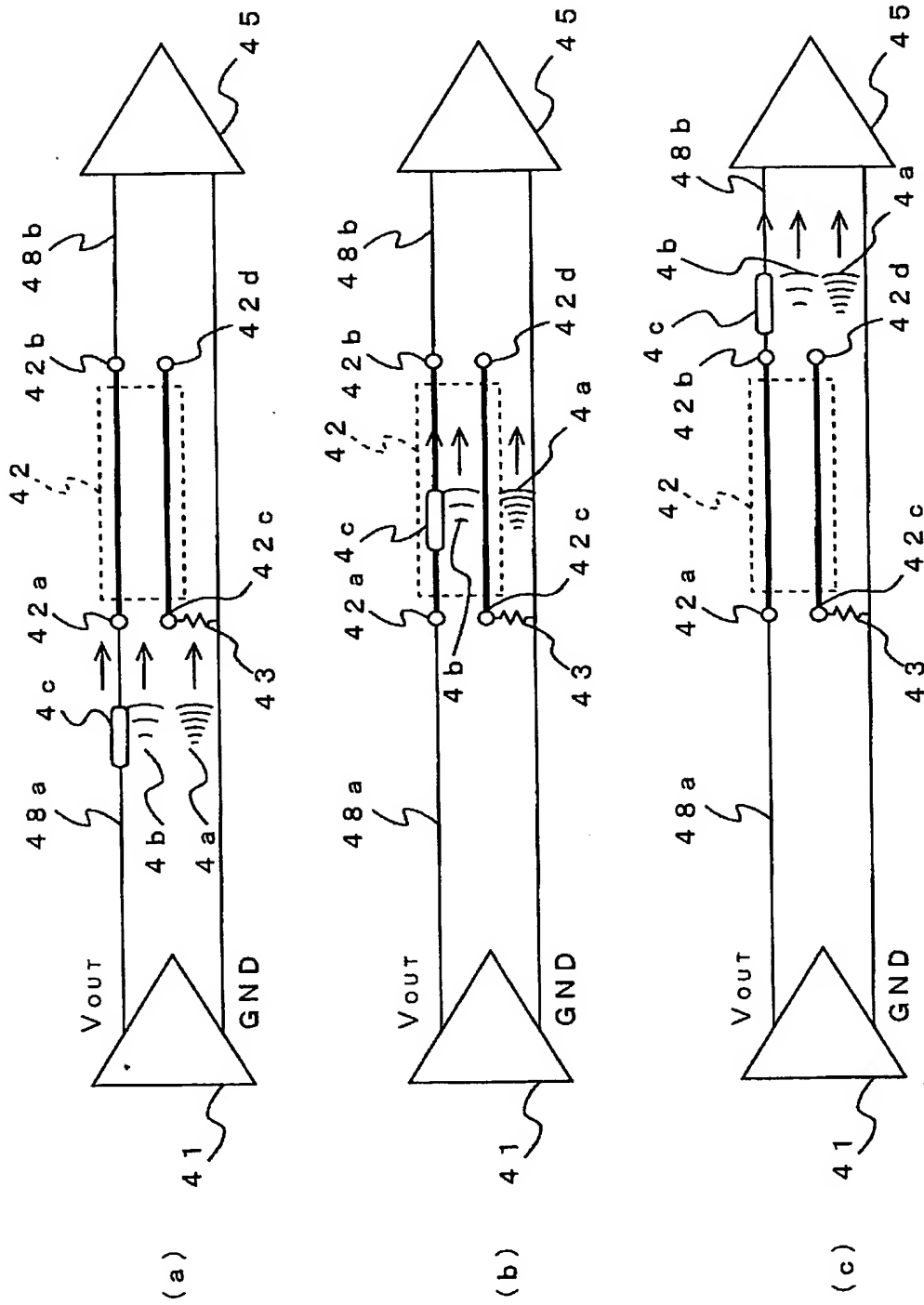
【図 2 1】



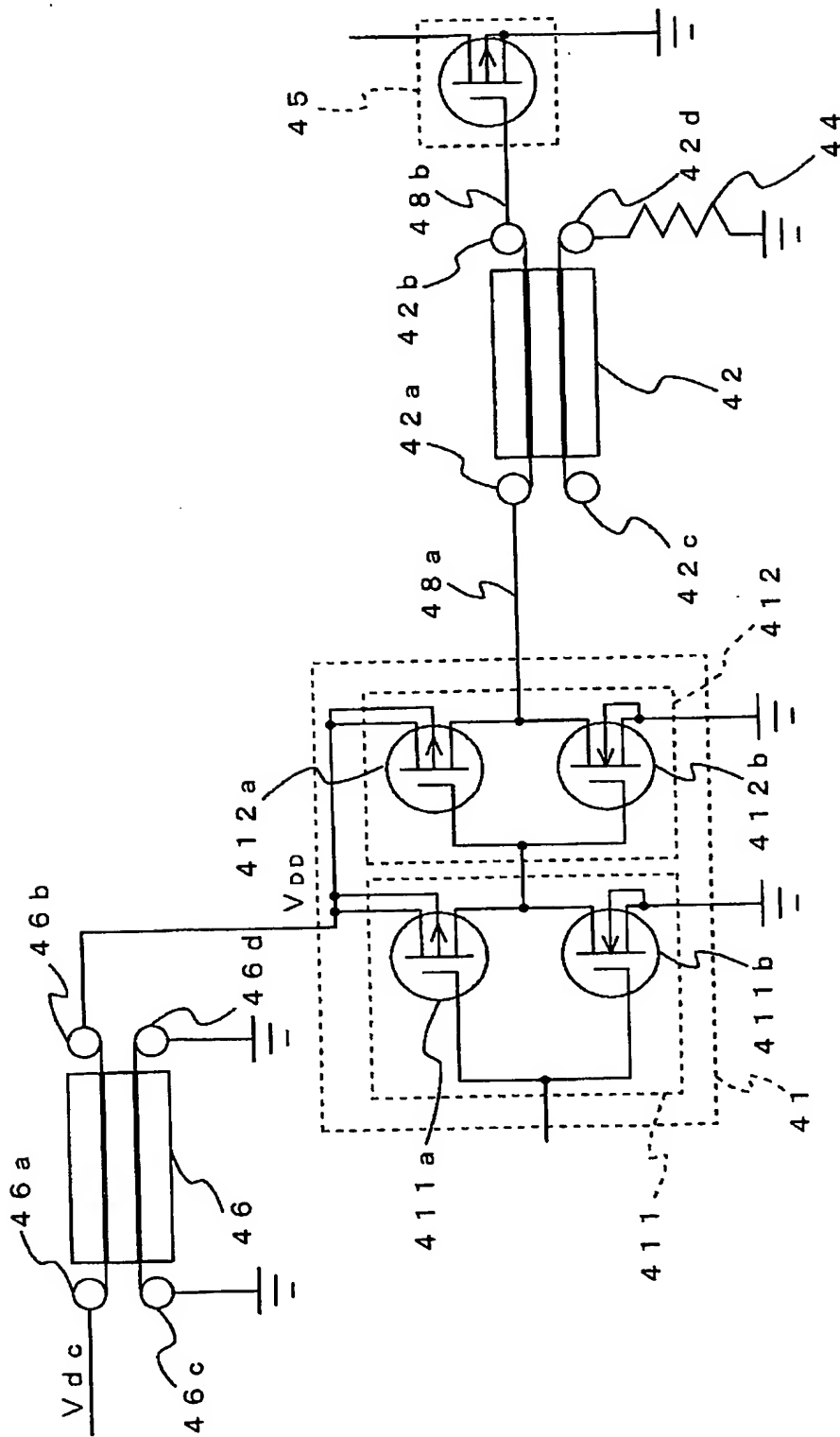
【図22】



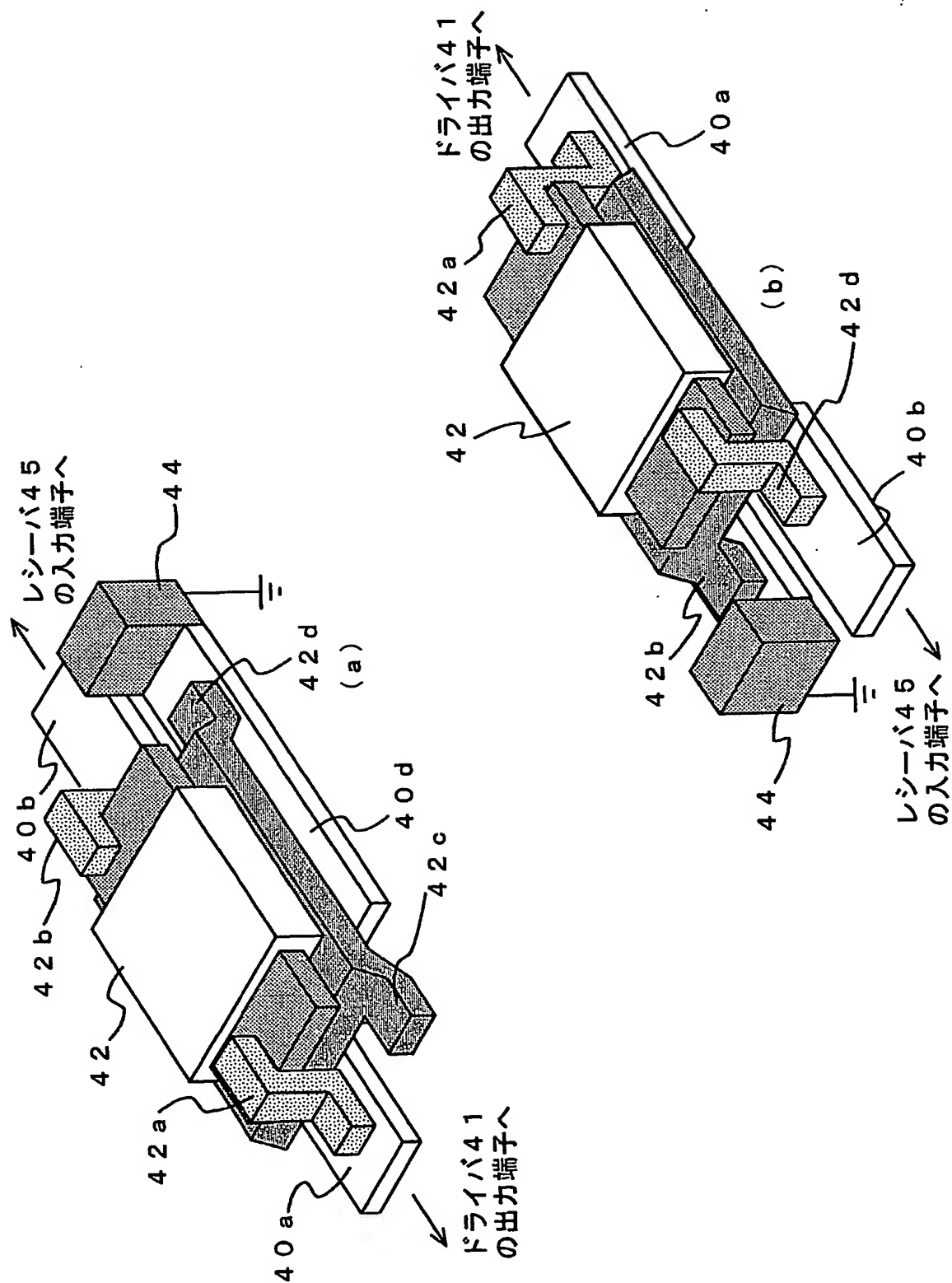
【図23】



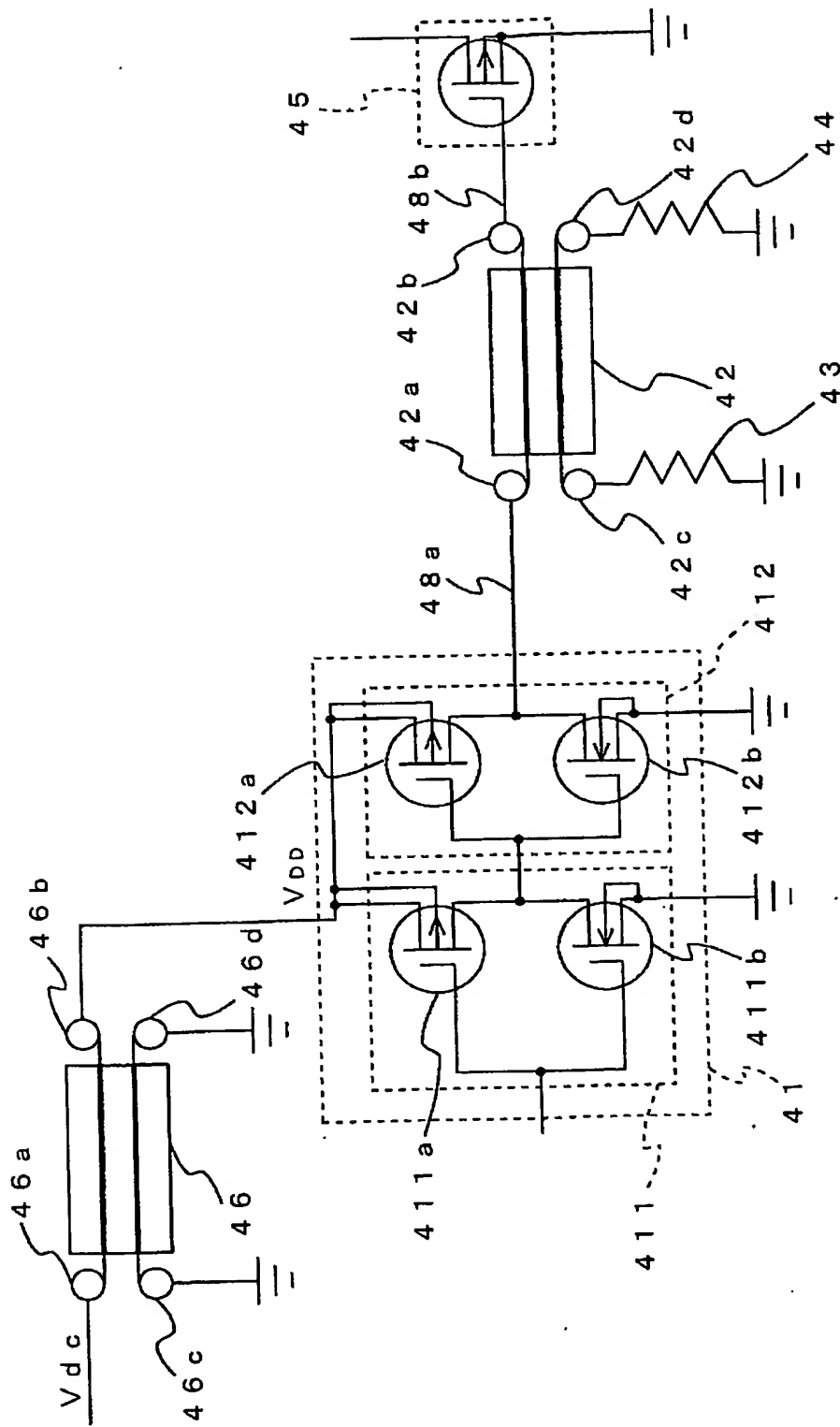
【図 24】



【図25】



【図 26】

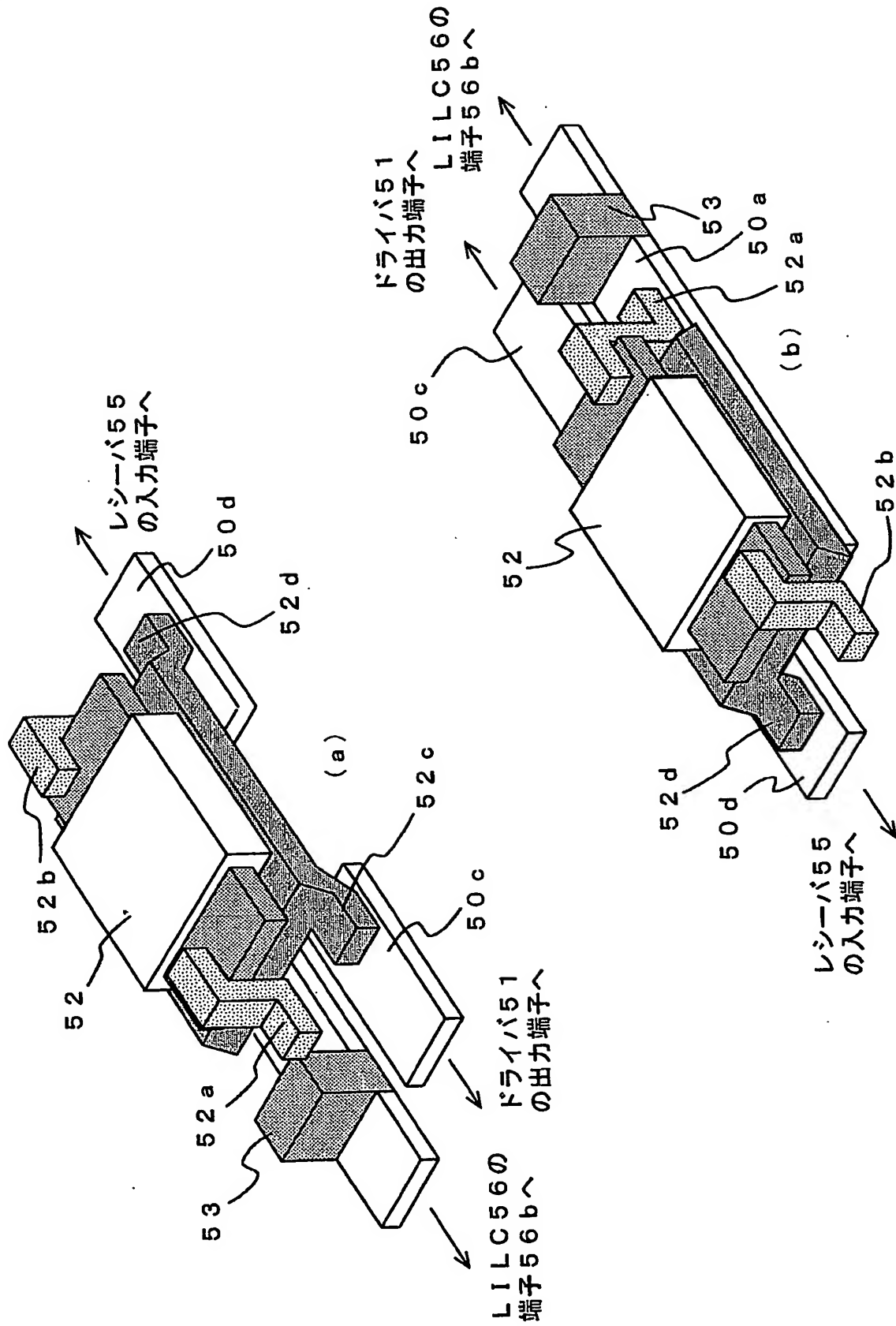




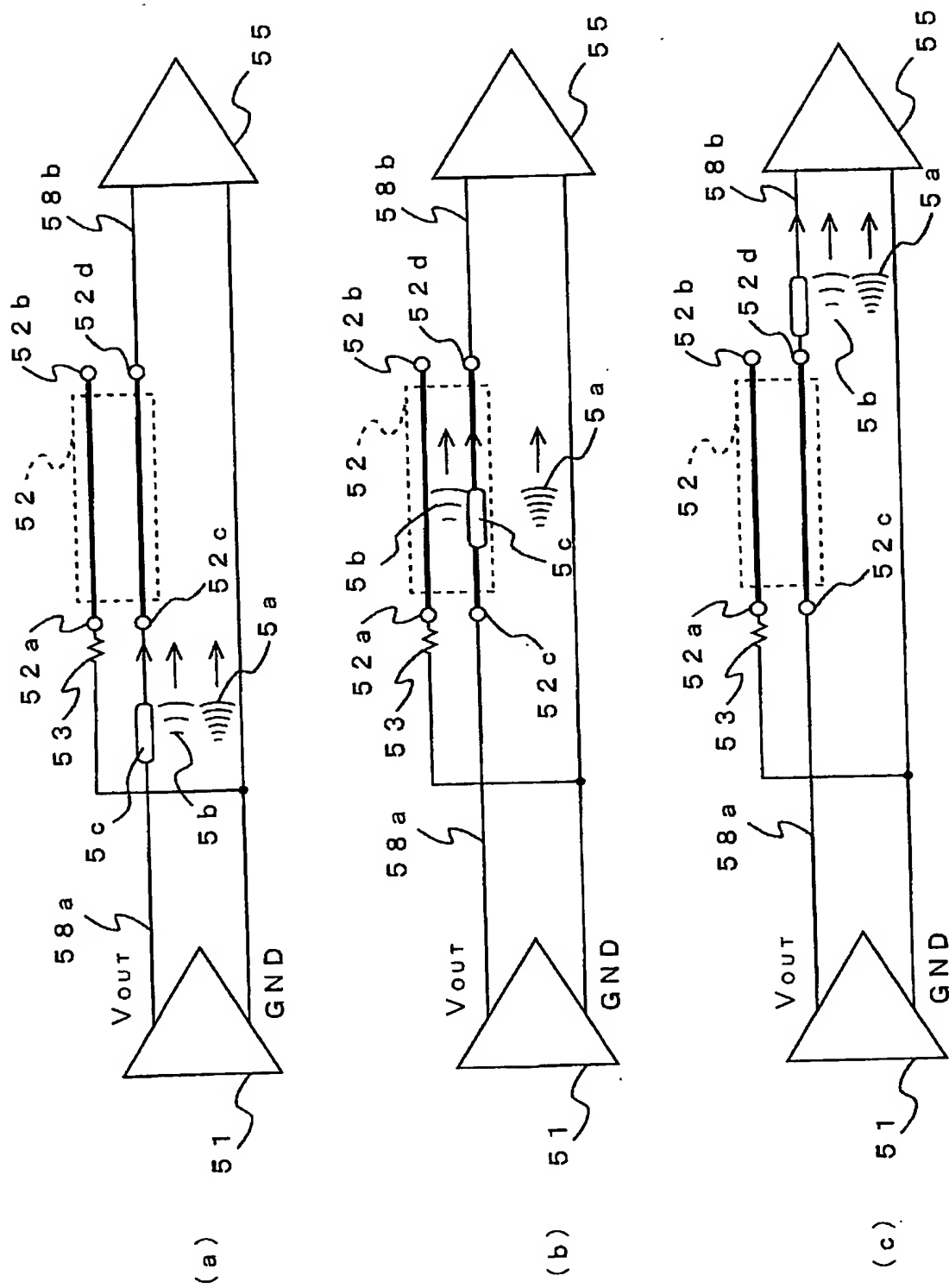




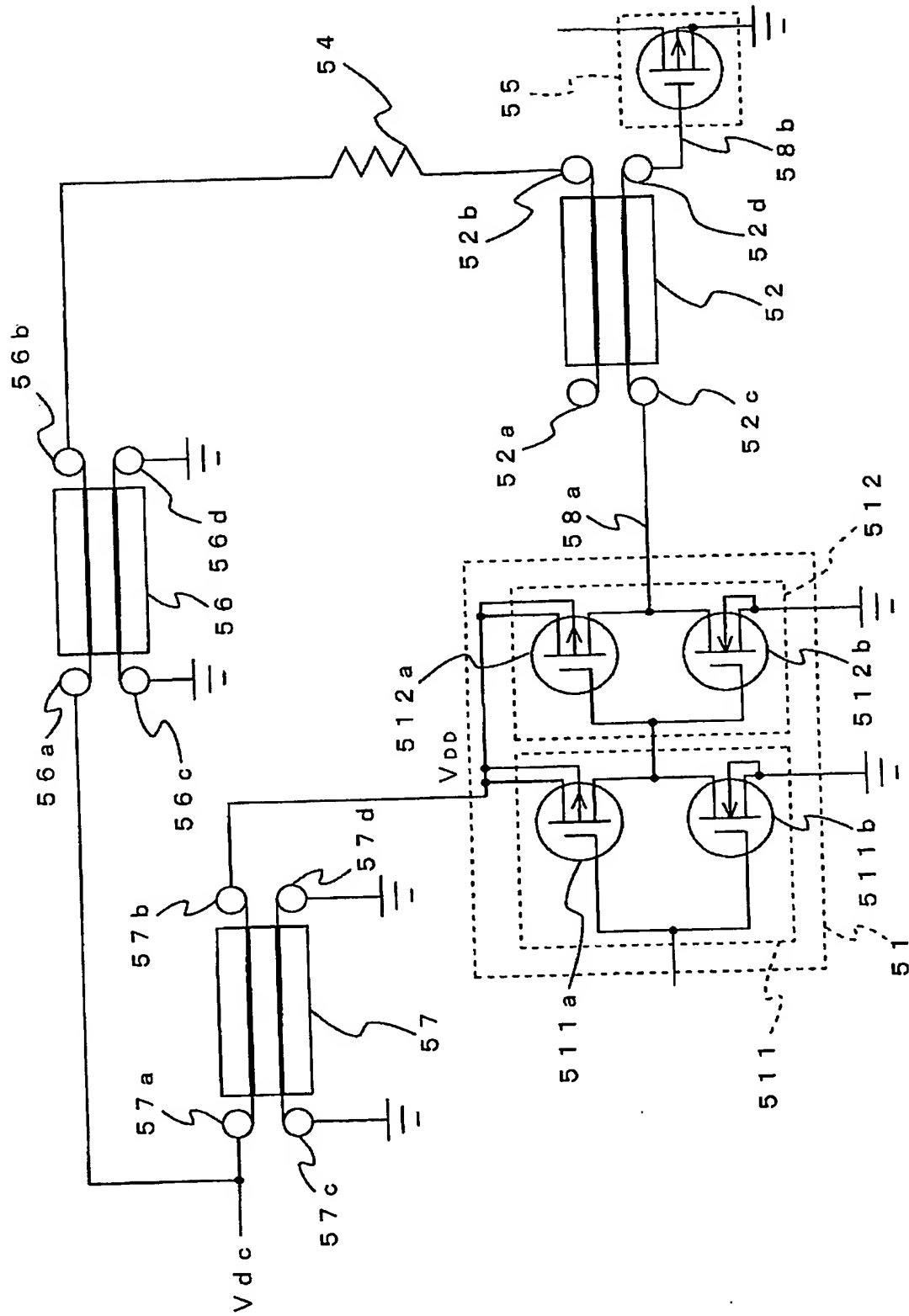
【図29】



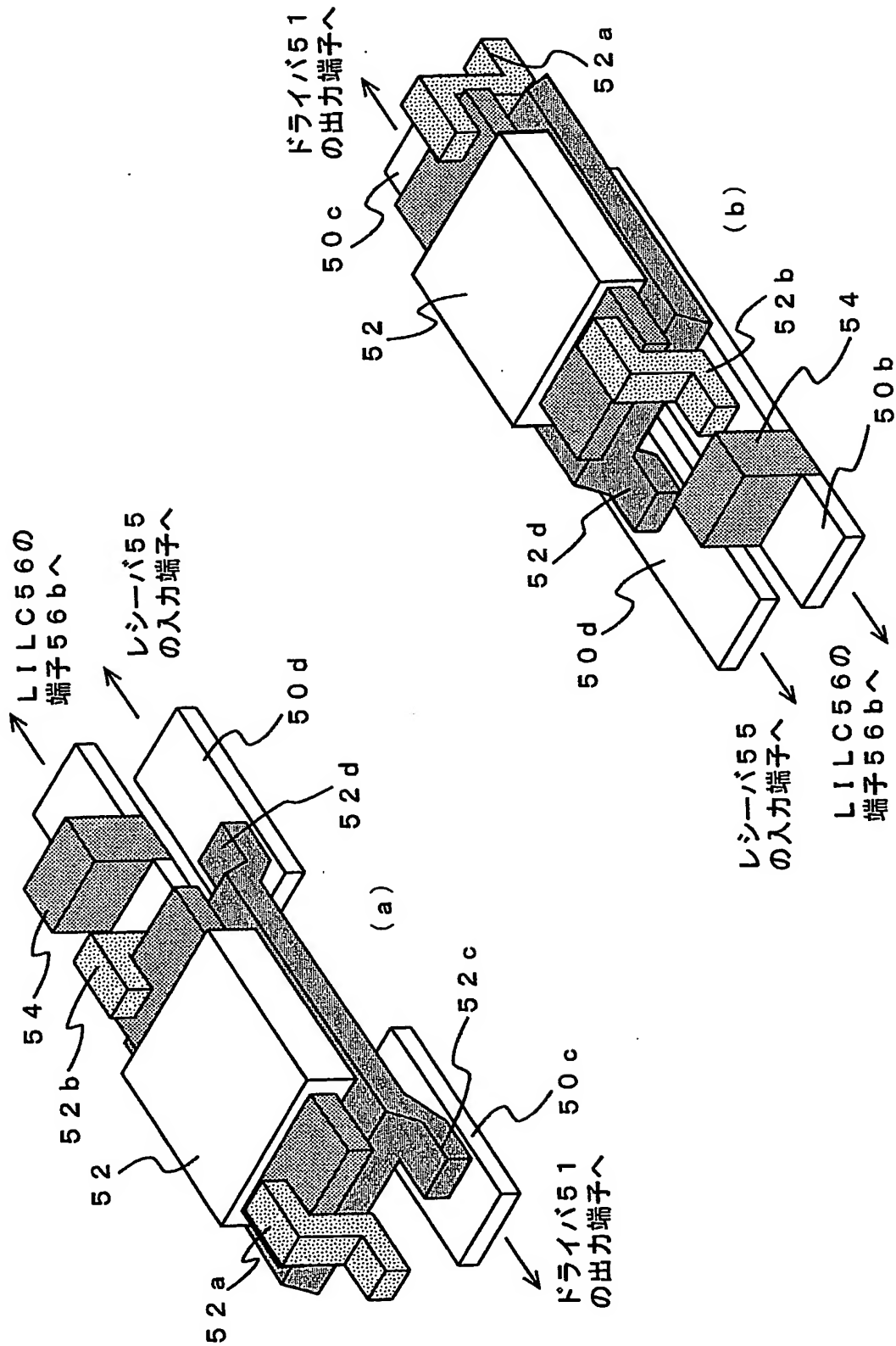
【図 30】



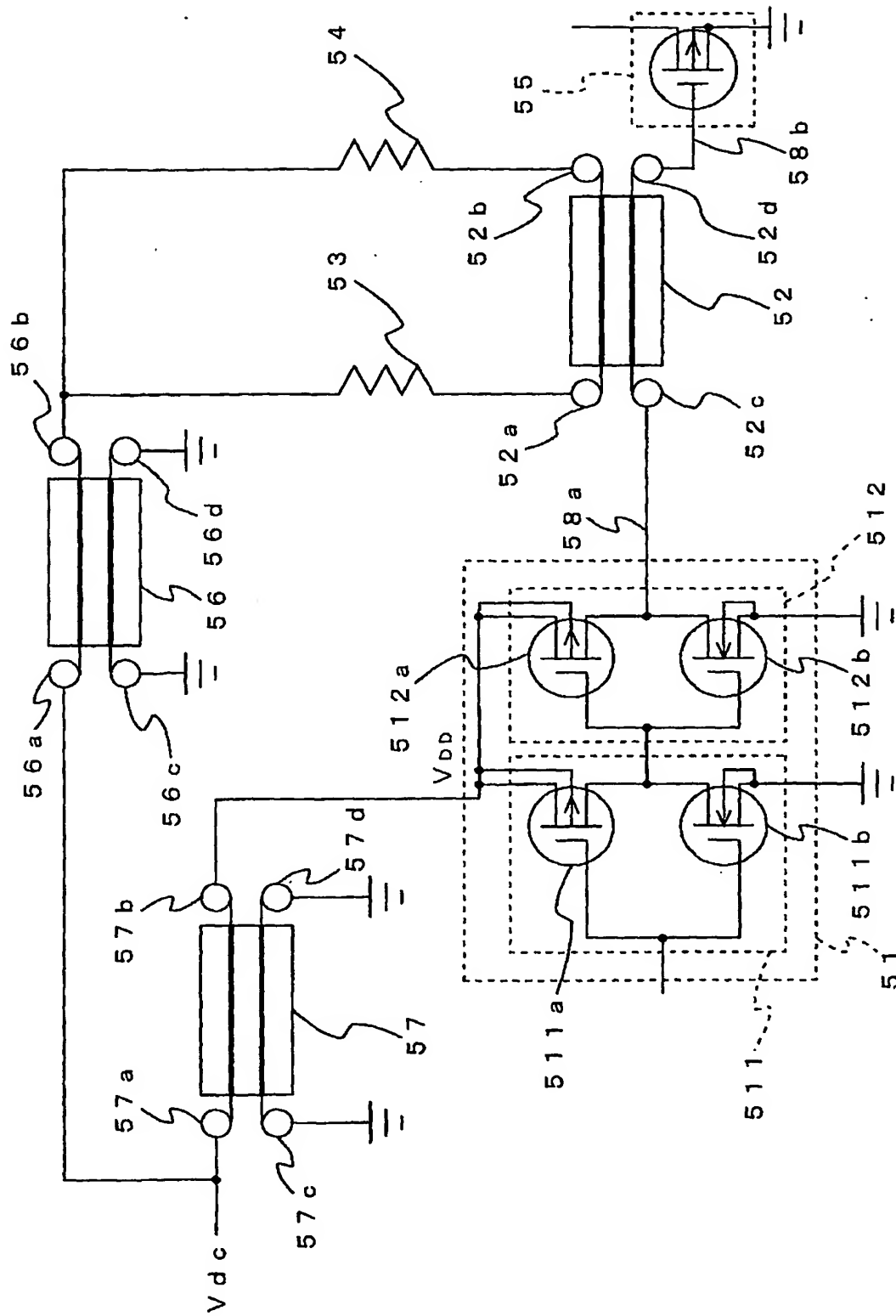
【図31】



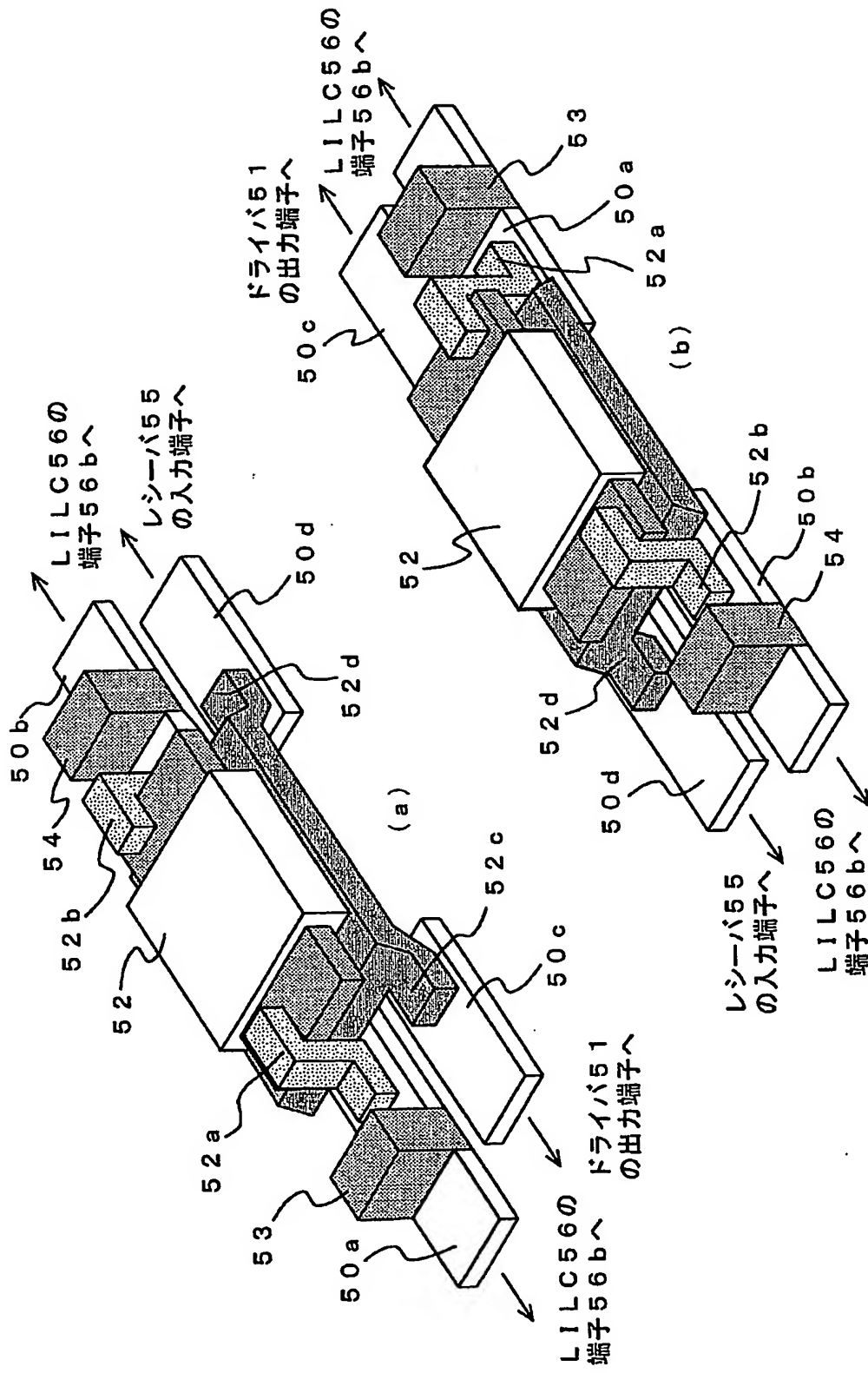
【図 3 2】



【図33】

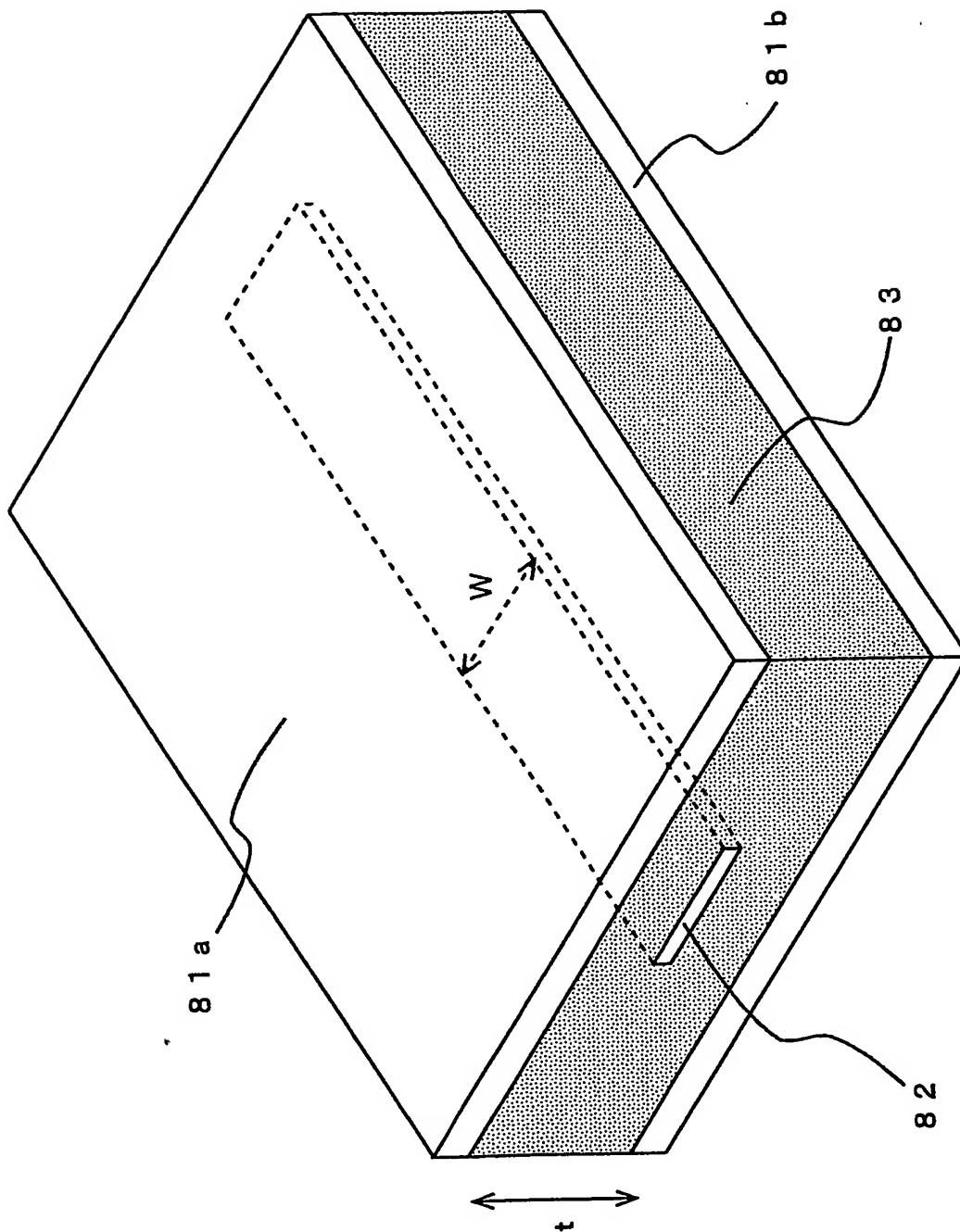


【図34】

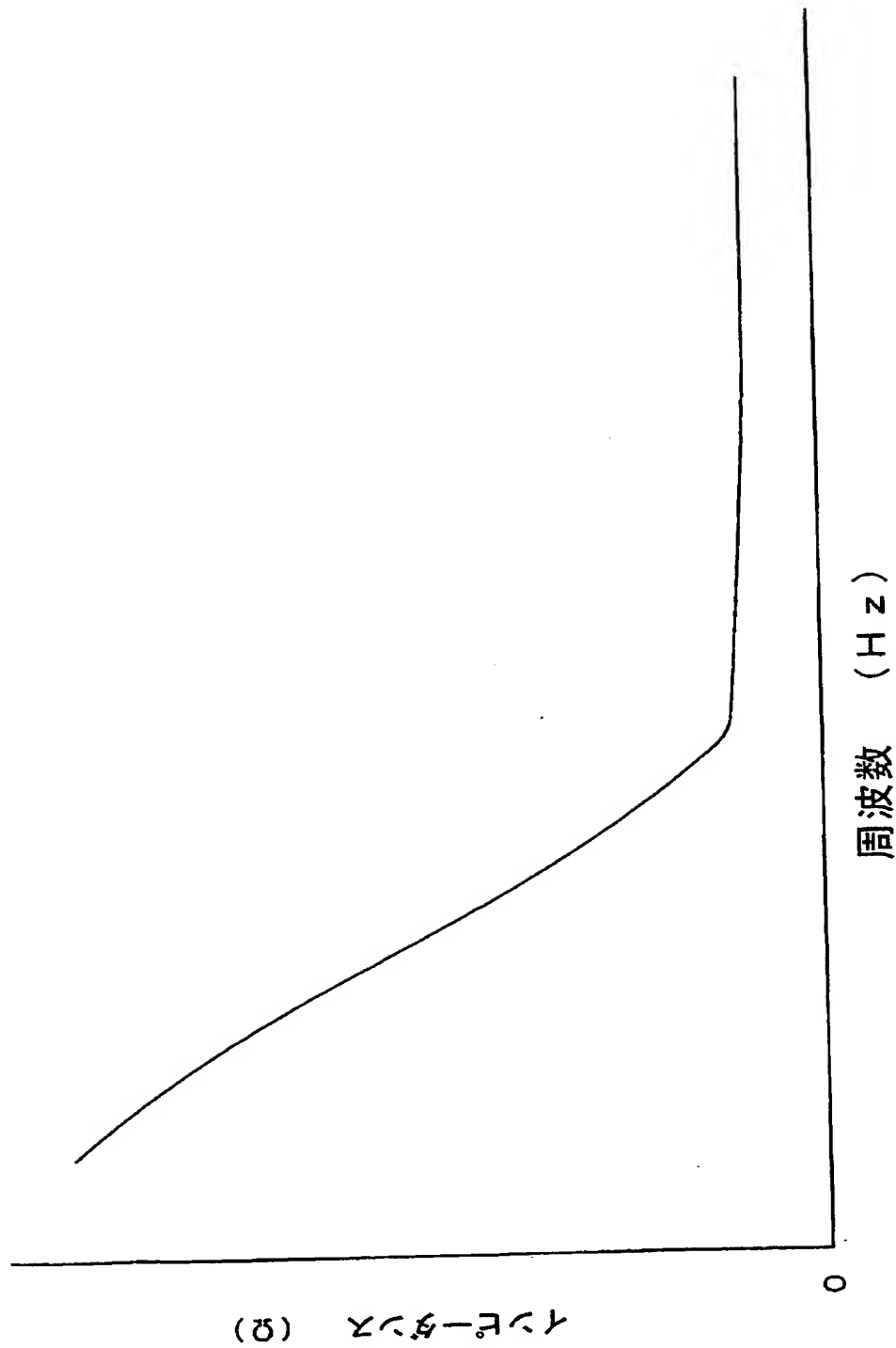




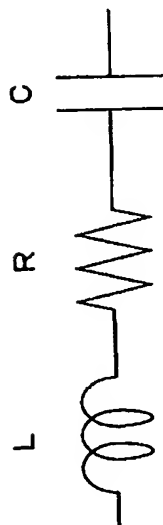
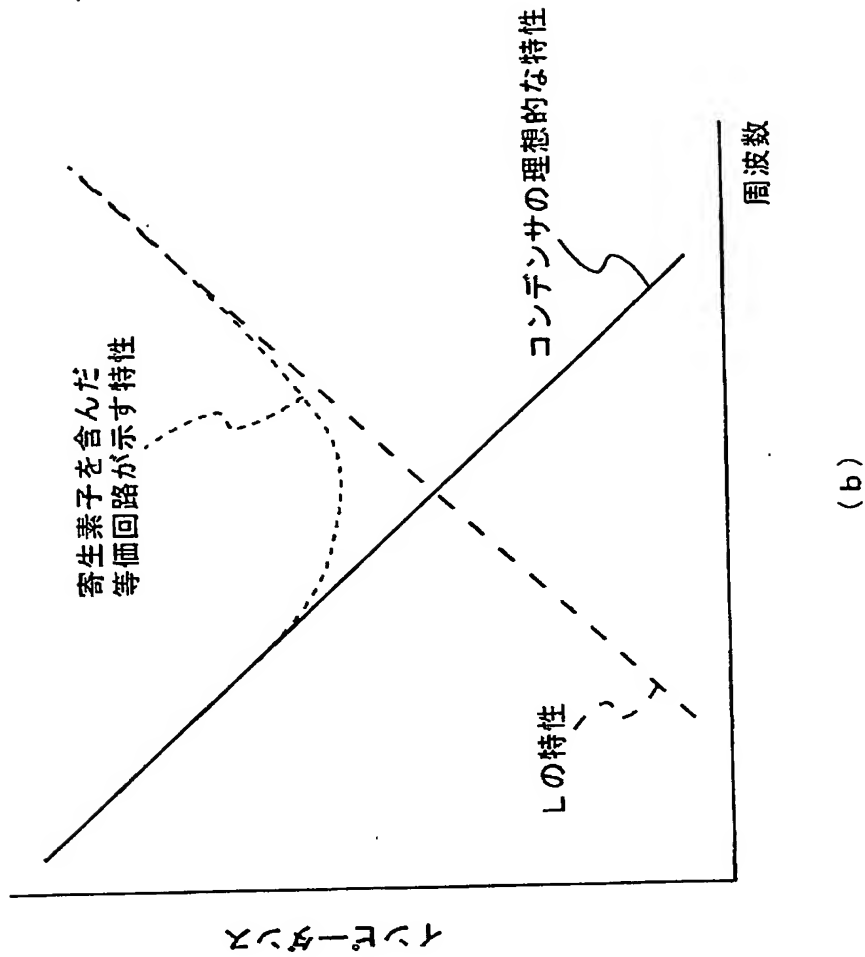
【図 35】



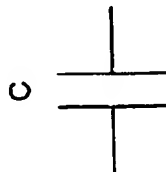
【図 36】



【図 37】



実際のコンデンサ  
(寄生素子を含んだ等価回路)

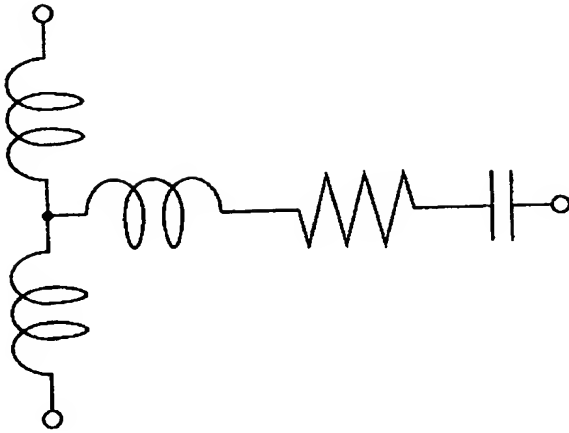


コンデンサの理想的な特性

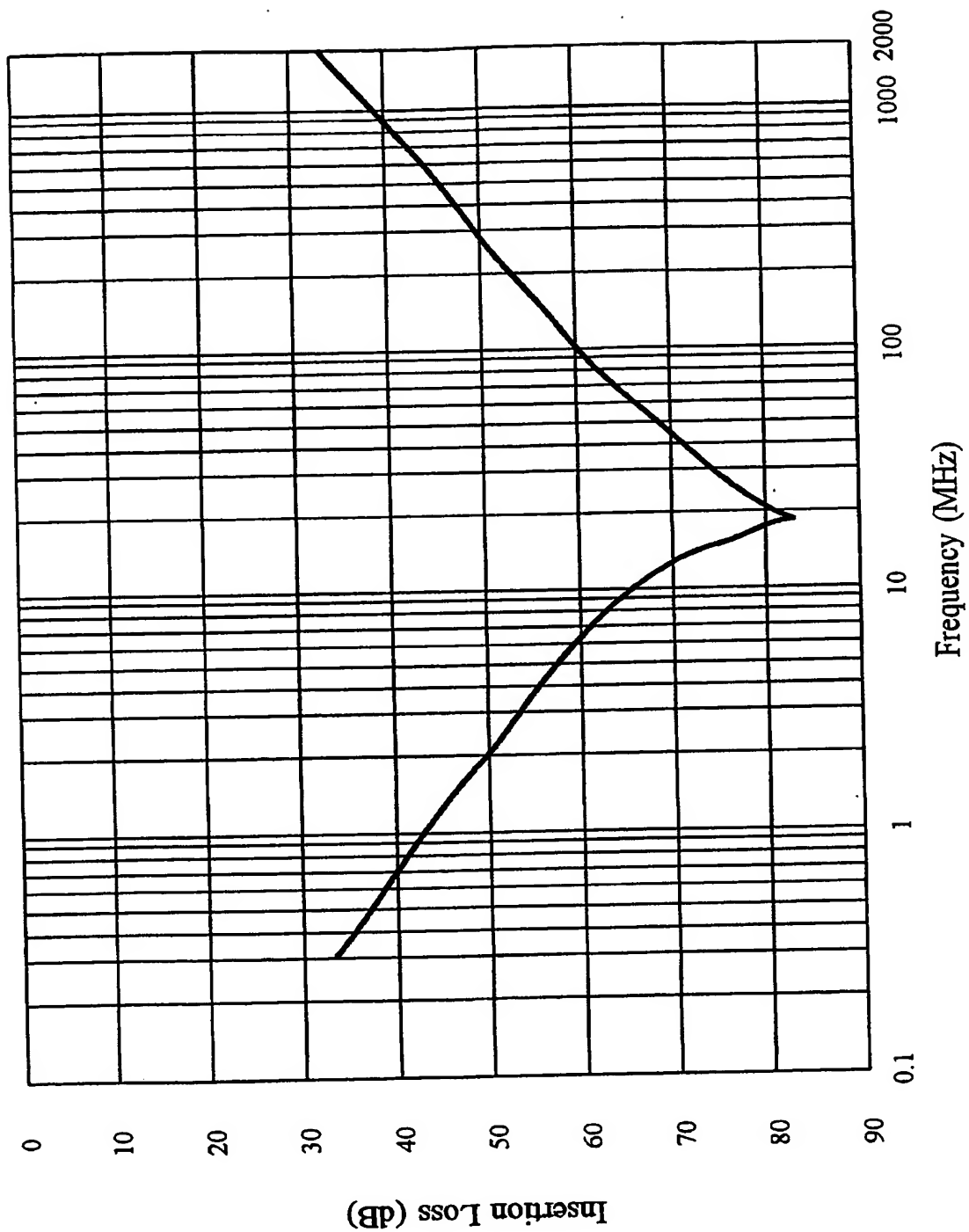
(a)

(b)

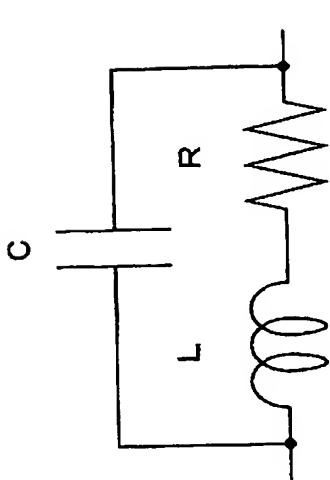
【図 38】



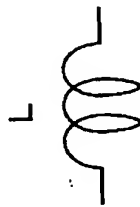
【図 39】



【図40】

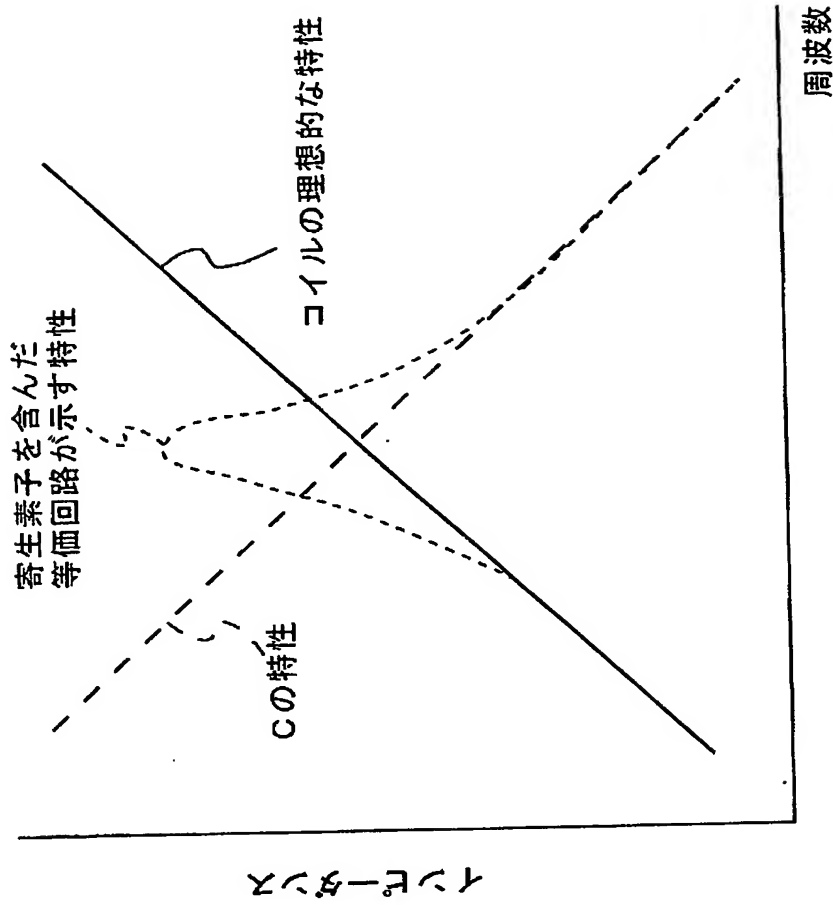


実際のコイル  
(寄生素子を含んだ等価回路)



コイルの理想的な特性

(a)



(b)

【書類名】 要約書

【要約】

【課題】 少ない回路素子数で広い周波数帯域に亘って所望の回路特性が安定して得られ、且つ容易に回路設計が可能な広帯域回路を提供する。

【解決手段】 信号伝送用導体と接地導体とこれらの導体の間に介在する誘電体とを含む伝送線路を介して回路素子が接続された広帯域回路であって、一対の導体が対向した四端子の線路構造で、いずれの端子に接続される導電体よりもインピーダンスが低く、線路の長さのおよそ4倍よりも波長が短い電磁波の周波数帯域を対象周波数帯域とするL I L C 1 3を伝送線路に挿入し、対象周波数帯域の電磁波に対する低インピーダンス素子として用いた。

【選択図】 図1

特願 2003-101691

出願人履歴情報

識別番号

[000004237]

1. 変更年月日

[変更理由]

住所

氏名

1990年 8月29日

新規登録

東京都港区芝五丁目7番1号

日本電気株式会社